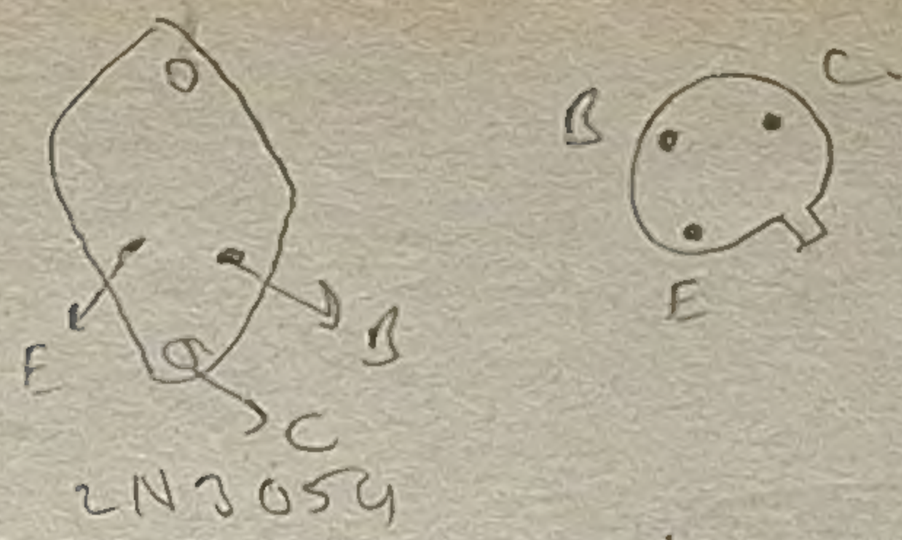
ALTTAN ALTTAN



Deney 1

FİZ 321 ELEKTRONİK LAB. I

1- AMAÇ: Transistörlü çeşitli devreler kurarak, transistörün ve bu devrelerin özelliklerini incelemek.

2- KURAMSAL BİLGİ:

2.1- Yarı iletkenler: Peryodik tabloda IV.cü grup elementlerinden olan Ge ve Si kristalleri yarıiletken özellik gösterirler. Bu elementler 4-değerliklidirler, yani en dıştaki elektron kabuğunda 4 tane elektronları vardır. Yarıiletkenlerde enerji bandlarının bir kısmı tamamen dolu, bir kısmı ise tamamen boştmr. Dolu ve boş enerji bandları arasında bir yasak enerji aralığı vardır. Bu yasak aralık maddeye bağlıdır. Oda sıcaklığında valans bandındaki (dolu olan en son band) elektronların bir kısmı belli bir olasılıkla iletkenlik bandına çıkabilirler. İletkenlik bandına geçen her elektron valans bandında bir "elektron boşluğu" (hole) bırakır. Elektronlar iletim bandında hole'ler ise valans bandında hareket etme serbestisine sahiptirler. Kristale bir elektrik alan alan uygulandığı zaman hem elektronlar hem de hole'ler iletkenliğe katkıda bulunurlar.

Saf Ge veya Si kristali içine, 5 valans elektronu olan atomlar (P, As Sb, Bi gibi) katıldığı zaman N-türü yarıiletken 3 valans elektronlu atomlar (B, AL, Ga gibi) katıldığında ise P-türü yarıiletkenler de edilir. N-türü yarıiletkende çoğunluk taşıyıcıları elektronlar, P-türü yarıiletkende ise hole'ler dir.

Yarıiletkenler çeşitli elekronik devre elemanlarının (diyod, transistörler, alan etkili transistörler, entegre devreleri) yapımında kullanırlar. Yarıiletken diyot daha önceki deneylerde incelendi. Bu deneyde bir yarıiletken aygıt olan taransistör tanıtılacak ve bazı uygulamalar yapılacaktır.

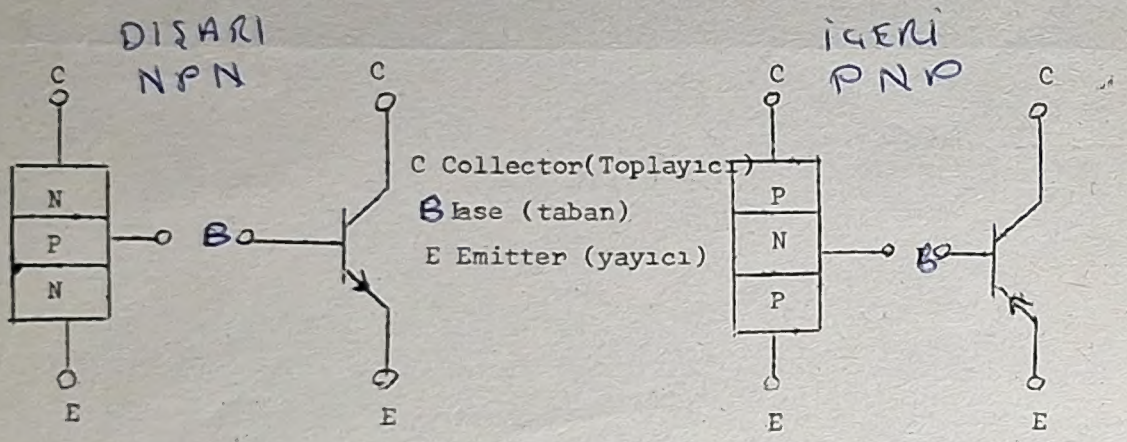
2.2- Transistörler: Transistörler Ge veya Si gibi yarıiletkenlerden yapılmış akım, gerilim ve güç kazancı sağlayan aktif devre elemanlarıdır.

Transistörler başlıca iki gruba ayrılırlar:

i) Alan Etkili Transistör (Field Effect Transistor, FET) gerilim girişli akım çıkışlı devre elemanlırıdır.

ii) Bipolar Transistörler (Bipolar Junction Transistor, BJT) akım girişli akım çıkışlı devre elemanlarıdır. Transistörler denince, genelde sadece BJT'ler anlaşılır. Diğer grup ise kısaca FET olarak bilinir. Biz bu deneyde sadece BJT türü transistörleri inceleyeceğiz.

Fiziksel yapı açısından BJT türü transistörler kabaca aşağıdaki gibidir.

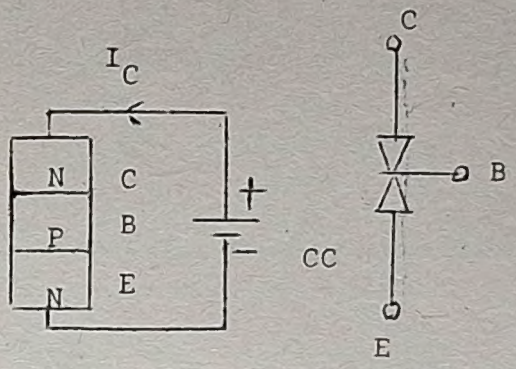


NPN türü transistör PNP türü transistör

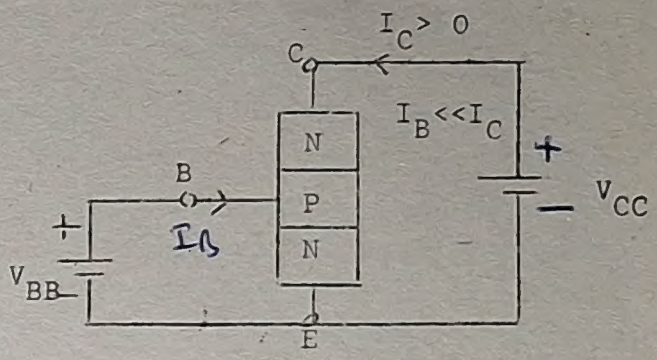
Şekil-1

Transistörler Şekil-1'de görüldüğü gibi NPN-türü ve PNP-türü olmak üzere ikiye ayrılırlar. Bunlar, beslenme gerilimlerinin yönleri ve çoğunluk taşıyıcıları açısından birbirlerinden ayrılırlar. Çoğunluk taşıyıcıları NPN türü için elektronlar, PNP türü için ise hole'lerdir. Çalışma ilkeleri bakımından farklı olmakdıkları için sadece NPN türü transistörleri incelemekle yetineceğiz.

NPN türü transistör yapı bakımından, p türü yarıiletkenin (taban) her iki trafına N türü yarıiletken eklenmiş gibi düşünülebilir. Bunlar toplayıcı ve yayıcı olarak adlandırılırlar. Bu iki N türü yarıiletken P türü ile birer diyod oluştururlar. Şimdi toplayıcıya, yayıcıya göre artı bir gerilim uygulayalım. Devreden akım akmayacağı açıktır. (Şekil-2). Çünkü devrede birbirine seri olarak ters bağlanmış iki diyod vardır.

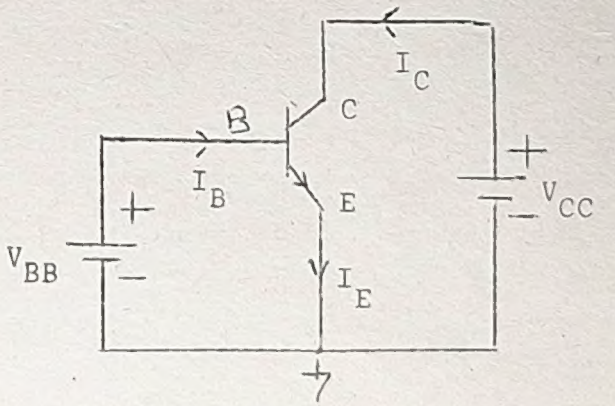


Şekil-2

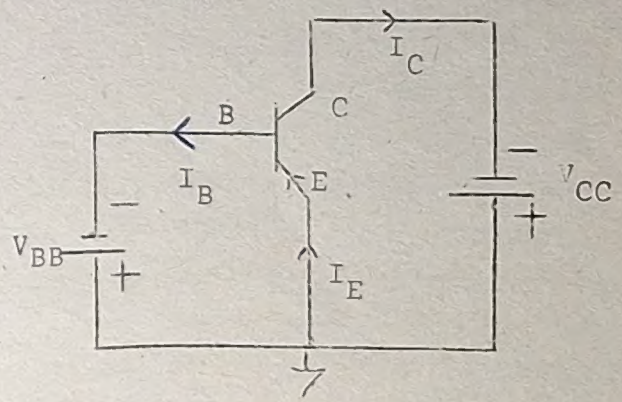


Şekil-3

Şimdide taban yayıcı arasındaki PN eklemini doğru eğilimleyelim. (Şekil-3). Bu durumda tabandanyayıcıya bir I_B akımı akacaktır. (Doğru eğilimlenmiş diyot akımı). Eklem bölgesindeki elektronlar yayıcıdan tabana geçerler. Bu elektronlar tabana göre daha yüksek potansiyelde olan toplayıcı tarafından çekilirler. Böylece toplayıcıya ulaşırlar ve I_C akımını oluştururlar. PNP türü transistörlerde aynı ilke ile çalışmakla birlikte, taşıyıcı olarak elektronların yerini holler almıştır. Her iki tür transistörün temel besleme devreleri Şekil-4'deki gibidir.



npn



pnp

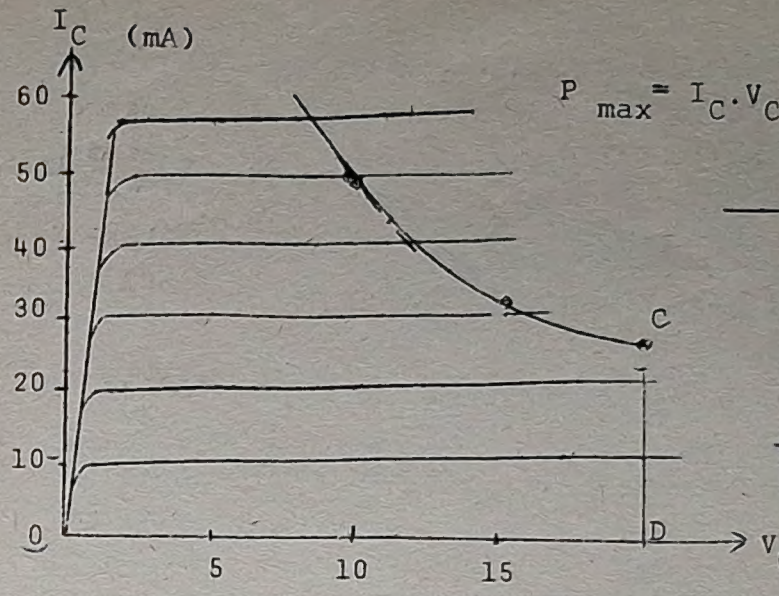
Şekil-4

Yayıcı kolundaki ok toplayıcı-yayıcı arasında akan akımın yönünü gösterir. Bu kurala dikkat edilirse, karmaşık bir devrede akım yönleri kolaylıkla bulunabilir. Ayrıca taban-yayıcı arasındaki diyot, etkin çalışmada doğru beslendiği için, taban yayıcıya göre $V_{BE} = V_o$ gerilimi kadar daha artıdır (NPN için) ve PNP için ise V_o kadar daha eksidir. Burada V_o ya da V_{BE}, gerilimleri diyotun iletim gerilimi olarak adlandırılır ve 25°C'de Germanyum transistörler için (0,2-0,3) V; silisyum transistörler içinde (0,6-0,7)V arasındadır.

Transistörlerin en büyük özelliği akım kazancı sağlamasıdır.. Küçük bir I_B akımı (taban yayıcı arasında) ile daha büyük olan toplayıcı yayıcı arasındaki akım denetlenebilmektedir. Toplayıcı akımına I_C dersek, akım yükseltme katsayısı ya da akım kazancı $\beta = I_C / I_B$ olarak tanımlanır. Pratikte kullanılan transistörlerin akım kazançları 10 ile 1000 arasında değişmektedir. Bu da gösteriliyor ki I_B deki küçük bir değişimle I_C'de çok daha büyük değişime neden olmaktadır. Ayrıca $I_E = I_B + I_C$ dir. I_B değeri I_C'nin yanında ihmal edilebilir ($I_B << I_C$ ise) ve $I_C \cong I_E$ yazılabilir.

$$I_E = I_B + I_C \qquad \beta = \frac{I_C}{I_B}$$

2.3- Maksimum Değerler: Bir transistör için I_C toplayıcı akımının; Toplayıcı yayıcı arası V_{CE} geriliminin ve transistörde harcanabilecek $P = I_C * V_{CE}$ gücünün üst sınırı vardır. I_{CMax} transistörün dayanabileceği en yüksek toplayıcı akımıdır; V_{CEO} ise taban açık iken ($I_B = 0$) Toplayıcı-yayıcı arasına uygulanabilecek en yüksek gerilimdir. Transistör üzerinde harcanabilecek maksimum güç P_{max} ile gösterilir. Bu maksimum değerler yapımcı firmaların katalog-larında bulunabilir. Tasarım yapılırken bu değerler kesinlikle aşılmamalıdır. Şekil 5'de görülen çalışma bölgesinin içinde, uygun çalışma şartları sağlanmaktadır. Bu bölgenin dışındaki değerler için ise, transistör tekrar eski durumuna gelemiyecek şekilde bozulur. Tasarım yaparken P_{max} sınırını aşmamak için böyle bir grafikten yararlanılmalıdır. Ayrıca sınır bölgelerinin yakınında çalışmaktan kaçınılmalıdır.



$P_{max} = I_C \cdot V_{CE}$

$P_{D_{max}}$	V_{CE}	I_C
0.5 W	10V	0.05A
0.5 W	15 V	0033 A
0.5 W	20V	0.025A

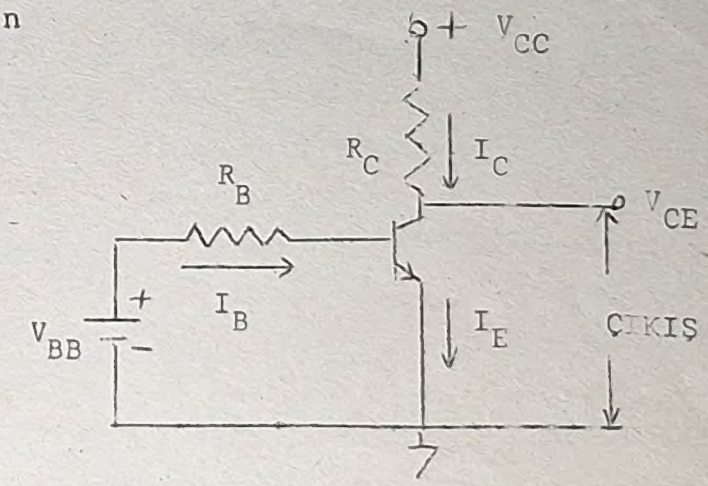
$$I_C = \frac{P_O\ (max)}{V_{CE}}$$

Şekil-5

2.4- Transistör Uygulamalarına Örnekler:

a) <u>Transistörlerin yükselteç olarak kullanılması</u>:

Transistör akım girişli ve akım çıkışlı bir devre elemanı olduğundan, gerilim yükselteci olarak kullanırken, giriş gerilimi R_B direnci ile akıma (I_B); toplayıcı akımı (I_C) da R_C direnci ile gerilime dönüştürülür. Bu durumda V_{BB} gerilimiyle V_{CE} gerilimini denetleyebiliriz (Şekil-6). R_B ve R_C dirençlerini seçerken



Şekil-6

I_B ve I_C akımlarının maksimum değerleri asılmamamlıdır. Örneğin Şekil 6'da R_B= 10K, R_C= 100Ω V_{BB} 10.6V, V_{CC}= 10 V olsun. Öyleyse I_B= $(V_{BB}-V_o)/R_B$ eşitliğinden,

$$I_B = \frac{10.6-0.6}{10\ K} = 1mA$$

bulunur. O halde V_{BB} gerilimi R_B direnci üzerinden 1mA'lik bir akıma dönüşüyor. Burada transistörün akım kazancı β= 50 olsun bu durumda $I_C = \beta\ I_B$=50.1mA=50mA V_{CE}= V_{CC}-V_{RC}= 10- 50mA.100= 5V olur. Böylece I_B alımının V_{CE} gerilimini denetlediğini görürüz.

b) Transistörün anahtar olarak kullanılması:

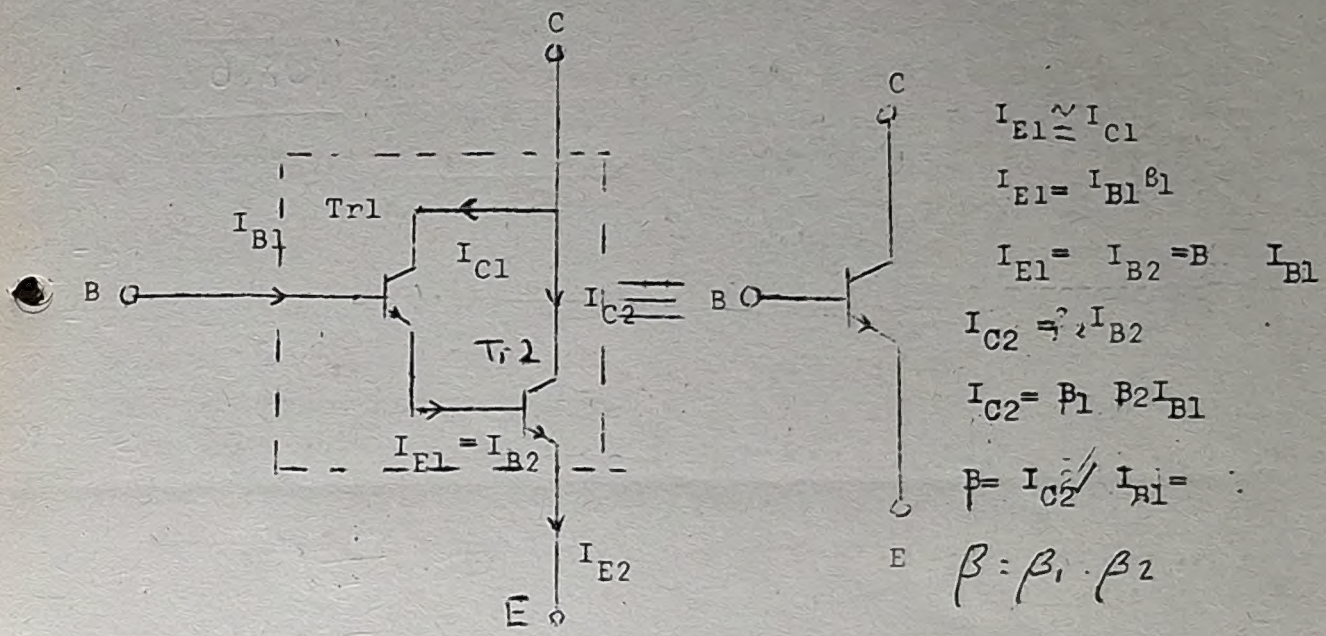
R_B ve R_C dirençlerini birbirine yakın seçilirse, transistör anahtar olarak kullanılabilir. Şöyleki, taban ucuna hiç bir gerilim uygulanmadığında toplayıcı akımı akmamakta (I_C= 0) ve besleme gerilimi tümüyle çıkışta görülmektedir (V_C= V_{CC} , neden) Diğer bir değişle analtar açıktır. Yeterli kadar büyük I_B akımı geçirilirse

$$(I_B > \frac{V_{CC}}{\beta \cdot R_C})$$

I_C akımı artık I_B ile denetlenemeyecek (neden) ve bu durumda transistör doyumdadır denir. Doyumda V_{CC} geriliminin hepsi R_C direnci üzerinde düşer ve V_{CE} gerilimi sıfır olur. Gerçekte ise transistörde V_{CE} gerilimi hiç bir zaman sıfıra gidemiyeceği için bunun bir minimum değeri vardır ve buna doyum (saturation) gerilimi (V_{CE}sat) denir.

c) Darlington Bağlantısı:

1000 ile 10000 düzeyinde bir akım kazancı istendiğinde iki transistör birbirine Şekil-7'deki gibi bağlanır:



Şekil-7

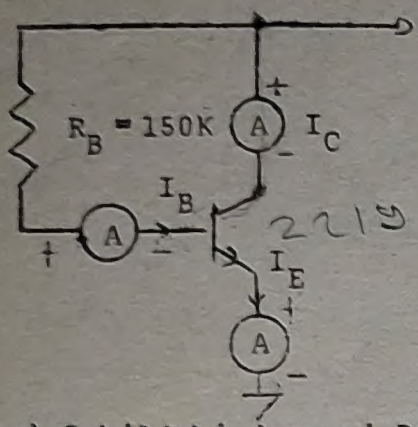
Bu devreye tek bir transistör gibi bakabiliriz. Devre in akım kazancı yaklaşık olarak her iki transistörün akım kaza çlarının çarpımına eşittir. Bazen her iki transistör de tek bir ılıf içerisinde bulunur ve bunada darlington transistör denir.

3- DENEY

NOT: Deneye geliirken milimetrik grafik kağıdı getiriniz.

1 2N2219A

3.1- Transistörün akım kazancının (B) ölçülmesi;



Alınacak veriler

I_B = ? → 59 µA
I_C = ? → 6.3 mA
I_E = ? → 6.0 mA
V_{BE} = ? → 0.64 V.

β = ? 108.6

a) Şekildeki devreyi BC 337 transistörü ile kurunuz. Gerekli ölçümleri alarak transistörün akım kazancını ve transistör üzerinde harcanan gücü ($P_{Tr} = V_{CE} \cdot I_C$) bulunuz.

b) Aldığınız ölçümlerde $I_E = I_C$ eşitliğinin geçerliğini araştırınız.

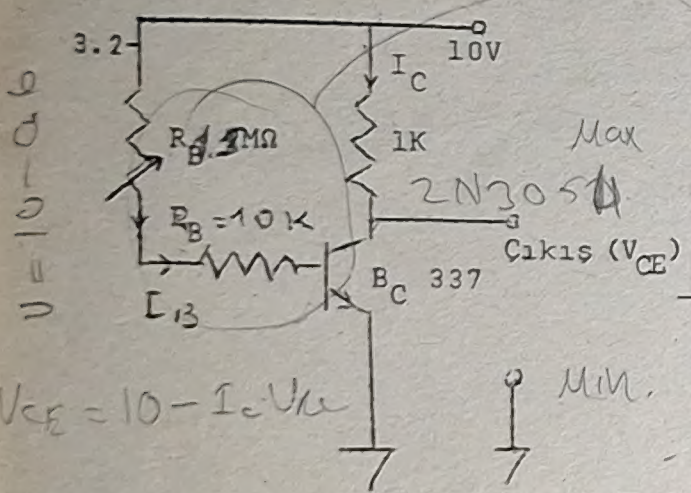
c) 2N3054 transistörü ile a şıkkında yapılanları tekrarlayınız.

d) Her iki transistör için de R_B direnci olarak 1 K kullanılsa idi ne olurdu? Kuramsal olarak hesaplayınız ve sonucu tartışınız.

I_B = 0.89 mA
I_C = 16 mA
I_E = 17 mA
U_{BE} = 0.56 V
β = 18

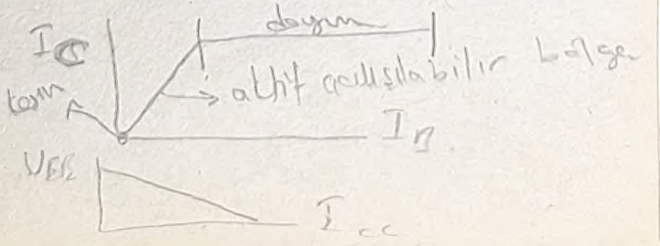
BC 337 için $P_{max} = 0,5$ W
2N 3054 için $P_{max} = 25$ W

3.2



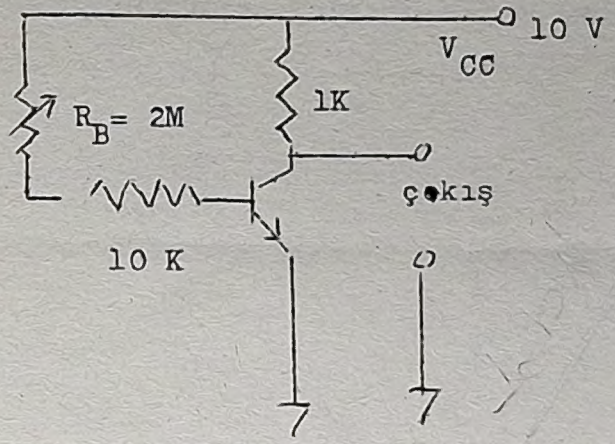
R_B	I_B	I_C	V_{CE}
	88 µA	9.5 mA	0
	75 µA	7.9 mA	2
	55 µA	5.7 mA	4
	39 µA	3.7 mA	6
	19 µA	1.7 mA	8
	7 µA	0.3 mA	9.6

Yukarıdaki devreyi kurunuz. R_B direnci yerine 2 MΩ ohm'luk potansiyometre bağlayınız. Bu potansiyoetreyi çevirerek V_{CE} geriliminin (0-2-4-6-8-10) volt olacak şekilde ayarlayınız. Bu gerilimleri osilaskoptan okuyunuz. Bu derilim değerlerini sağlayan



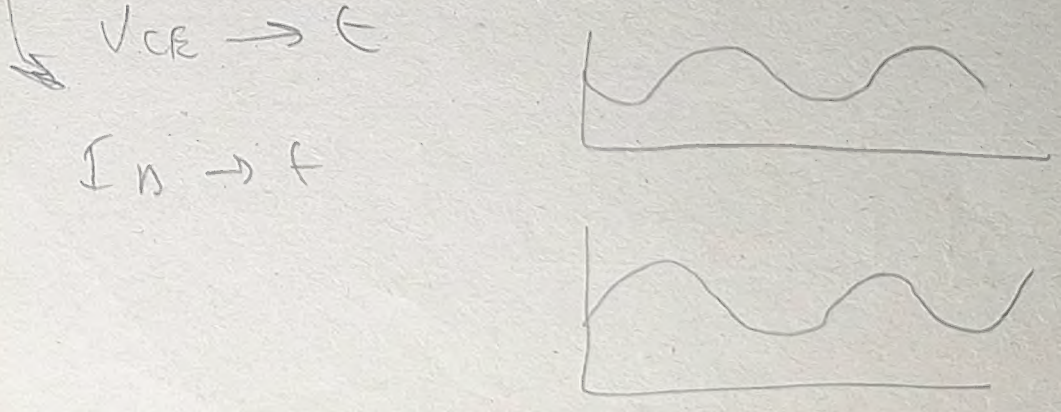
I_C ve I_B akımlarında okuyarak belirtilen çalışma şartlarını sağlayan R_B değerlerini bulunuz.

Bu verilerden I_B-I_C değişim grafiğini çiziniz. Bu grafik üzerinde kesim, aktif çalışma, doyum bölgelerini işaretleyiniz. Aynı verilerden V_{CE}-I_C grafiğini çiziniz. grafik üzerinde kesim aktif çalışma ve doyum bölgelerini işaretleyiniz. I_C= 5 mA akımı için I_B akımını grafikten bularak buradan transistörün DC akım kazancını hesaplayınız. V_{CE}-I_C grafiğinde V_{CE}= (2-4) volt arasında değişmesini sağlayan I_C akım değerlerini bulunuz. Bu akım değerlerini grafik üzerinde gösteriniz.

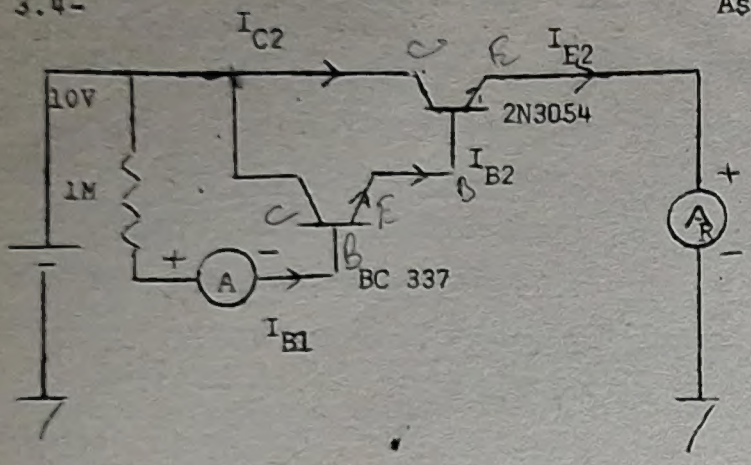


I_B (mA)	V_{CE} (Volt)
70 MA	3
55 MA	4
45 MA	5
35 MA	6
45 MA	5
55 MA	4
70 MA	3

Yukarıdaki devreyi kiriniz. R_B direncini değiştirerek avometre ile V_{CE} geriliminin (3-4-5-6-5-4-3) volt olmasını sağlayınız. Bu şartları sağlayan I_B değerlerinide ölçerek I_{B-t} ve V_{CE-t} grafiklerini alt alta ve aynı zaman aralığında (en az iki periyod çizimin.) Bu grafiklerden I_B ile V_{CE} arasındaki ilişkiyi araştırınız ve sonucu yorumlayınız.



3.4- Aşağıdaki verileri alınız.



I_{B1} = ? 8.5 µA

I_{B2} = ? 1.6 mA

I_{C1} = ? 1.7 mA

I_{C2} = ? 36 mA

I_{E2} = ? 36 mA

$\beta_T = \frac{I_{E_2}}{I_{B_1}} = 4235$

Bu verilerden yararlanarak devrenin toplam akım kazancını bulunuz. ve kuramsal sonuçla karşılaştırınız.

Giriş empedansı yüksek
çok ufak akımla yüksek akım
denetlenir.

Richie Sambora David Lynch
Jon Bon Jovi Richie Lynch

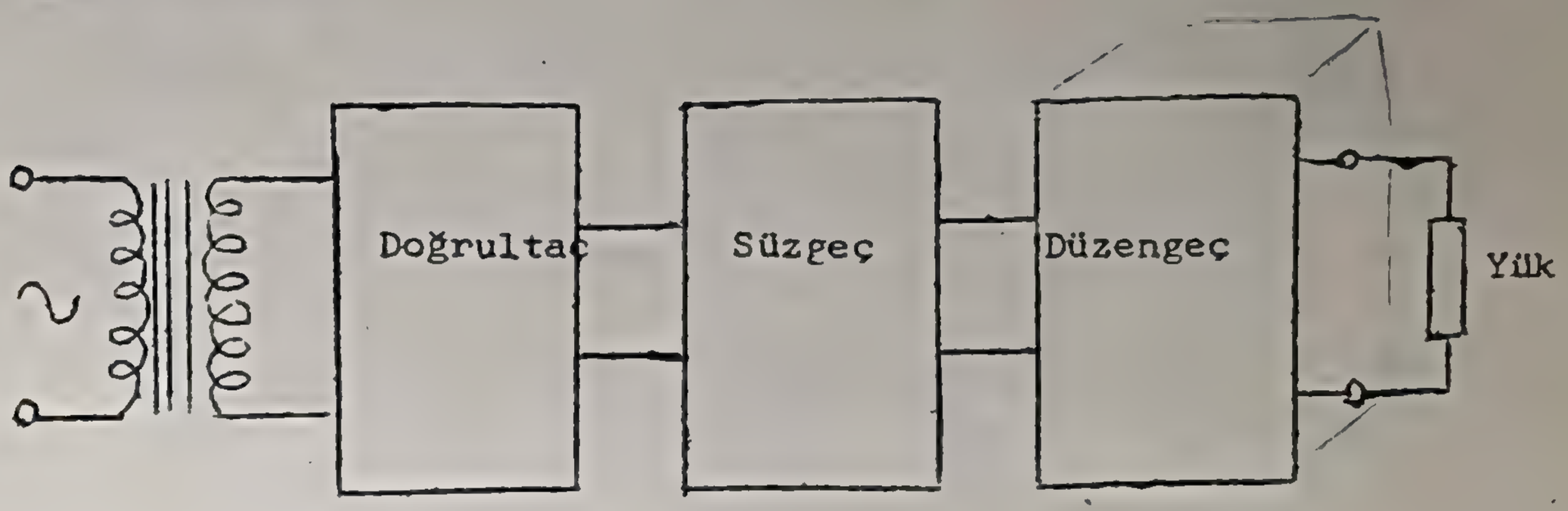
H.Ü.
Fizik Müh. Bölümü
Fiz 321 Elektronik Lab. II

DENEY 2

SERİ DÜZENGEÇLİ DC GÜÇ KAYNAĞI

1- AMAÇ : Seri düzengeçli bir DC kaynağı yapmak ve özelliklerini incelemek.

2- GENEL BİLGİ: Regüleli (düzengeçli) DC gerilim kaynakları yüke, yük akımından bağımsız bir gerilim sağlar. DC güç kaynakları şu kısımlardan oluşurlar: Doğrultaç, süzgeç ve regülatör, Şekil-1'de bir DC güç kaynağının blok çizelgesi verilmiştir.



Şekil-1. Bir DC güç kaynağının blok çizelgesi

Doğrultaçlar ve süzgeçler daha önceki deneylerde incelendiği için burada yer verilmeyecektir. DC gerilim düzengeçleri esas olarak üç tipdir. Seri düzengeç, şönt tipi düzengeç, ve komütasyon tipi düzengeç. Bunlar içinde en çok kullanılan seri düzengeçtir. Bu deneyde, basit bir seri düzengeç kullanılarak DC güç kaynağı yapılacaktır.

Doğrultaç deneyinde, regüle edilmemiş bir DC güç kaynağında çıkış gerilimının yük akımı ile orantılı olarak değiştiği görülmüştü. Bu değişimi azaltmak için bir zenerli düzengeç devresi kullanılabilir. Ancak zenerli düzengeç devresinde yük akımı çekilsin veya çekilmesin büyük güç kaybı olur. Bu güç kaybı kendisini ısı olarak gösterir. Yüksek yük akımlarında ise güçlü zener diyodu kullanmak gereklidir. Transistörlü seri düzengeç, Zenerli düzengeçten daha gelişmiş bir devredir. Bu tür devrelerde $I_y = 0$ ken istenmeyen güç kaybı çok azdır.

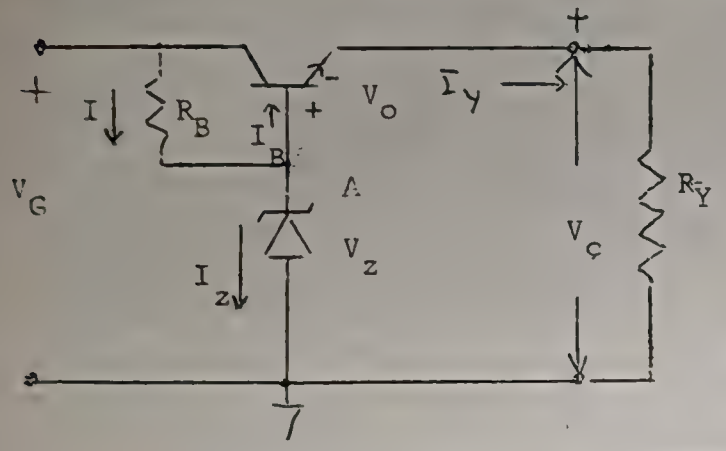
yük gerilimden bağımsız bir çıkış

güç kaybı yok. ripple ait

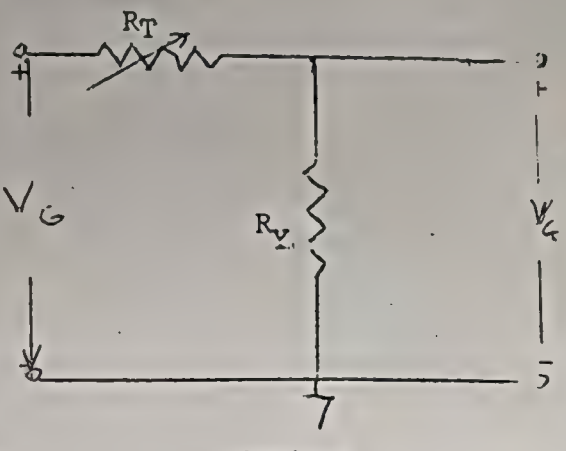
2.1- Transistörlü Seri Düzengeç:

Tek transistörlü seri düzengeç devresi Şekil.2'de görülmektedir. Bu devrede transistör değişken bir direnç gibi davranarak çıkıştaki gerilim değişimlerini azaltır. Zener diyodu ise çıkış geriliminin DC seviyesini kontrol eder. Yük akımı olmadığı zaman transistörde güç kaybı olmıyacağı ve dalgacık genliği daha az olacağı için bu devre daha çok tercih edilir.

Seri düzengeçin çalışmasını anlamak için, transistörün R_T değişken direnci ile temsil edildiği Şekil-3 deki devreye bakalım.



Şekil-2- Transistörlü seri düzengeç



Şekil-3

R_T değişken direncinin değeri çalışma koşulları ile belirlenir. R_y yük direnc değişince, V_C yük geriliminin sabit kalması için R_y/R_T) oranı değişmemelidir Şekil-3'ten:

$$V_C = \frac{R_Y}{R_Y + R_T} \quad V_G = \frac{1}{1 + (R_T/R_Y)} V_G$$

olduğu görülebilir. Belirli bir V_G gerilimi için V_G nin R_Y den bağımsız olması için $\frac{R_Y}{R_Y + R_T}$ oranı sabit olmalıdır. R_Y değiştiği zaman R_T direnci de buna uygun olarak değişmelidir. Yani R_Y artınca ya da (azalınca), R_T aynı oranda artmalı (azalmalı) dir.

Seri düzengeçte çıkış döngüsü için Kirchhoff gerilim yasası uygulanarak

$$V_{BE} = V_z - V_Y$$

yazılabilir. V_z (zener gerilimi) sabit olduğundan $V_ç$ deki bir azalma V_{BE} deki bir artışa karşılık gelir. Bu ise toplayıcı akımının artması, dolayısıyla R_T direncinin (collector-emitter resistance) azalması demektir. B da $V_ç$'yi artıracak, böylece $V_ç$ sabit tutulacaktır.

$$V_ç \searrow V_{BE} \nearrow I_c \nearrow R_T \searrow V_ç \nearrow$$

2.2- Tasarım Yöntemi

1- Yük gerilimi ve maksimum yük akımı isteğe göre saptanır.

2- Transistör ve Zener diyodun seçilmesi:

a) Transistörün dayanabileceği maksimum güç, maksimum V_{CE} gerilimi, maksimim toplayıcı akımı, DC akım kazancı (β);

b) Zener gerilimi, zener gücü, zener akımı belirlenir.

3- Yukarıda belirtilen Zener akımını (I_z) ve taban akımını (I_B) regüle edilmemiş bir DC kaynaktan çekebilmek için gerekli R_B direnci

$$R_B = \frac{V_G - V_z}{I_z + I_B}$$

bağıntısı hesaplanır.

ÖRNEK TASARIM:

$V_Y = V_ç = 30$ volt. $I_Y = 100$ mA olan seri düzengeçli DC kaynak yapalım. Transistörün β katsayısı bilindiğine göre I_B akımı $I_B = \frac{I_c}{\beta}$ bağıntısından hesaplanır. Burada $I_c \cong I_Y$ dir. Sağlıklı bir tasarım yapmak için β nin sıcaklıkla değişmini ve imalat- toleranslarını dikkate almak gereklidir. Örneğin transistör katalogunda 25° C'de β (mak) =250, β (min) =50, β(typical) =100 olarak verilebilir. Tasarımda β =100 olmak gerekir. Buna göre 1 mA'lık taban akımı düzengecin çalışması için yeterlidir. Bu taban akımı, A noktasına R_B direnci üzerinden $I = I_B + I_z$ olarak gelir. Çıkıştan akım çekilmezse ($I_z + I_B$) akımının tamamı zener diyodu üzerin

akar. Bu nedenle Zener akımı bir miktar yükselir. Zener diyodu seçiminde bu artışı da gözönünde bulundurmak gereklidir. Çıkış gerilim 30 volt olduğuna göre, transistörün V_{BE}= V_o gerilim düşmesini de dikkate alarak, 30.6 volt'luk zener diyodu kullanılacağı açıktır. İmalatçı firmalar genellikle standart değerde zener diyod yaparlar. Bizim istediğimiz kaynağa en yakın zener 30 Voltlüktur. Böylece $V_ç$ = 29.4 volt olacaktır. Burada yüksek güçlü herhangi bir zener kullanılabilir, fakat güç kaybı ve maliyet açısından düşük güçlü zener kullanmak tercih edilir. $I_B + I_z$ =15 mA seçelim. I_y= 0 iken zener akımı 15 mA olacaktır. Dolayısıyla kullanılacak zener gücü minimum 15 mAx30 volt= 450mW olmalıdır. Yük akımı çekildiğinde ise zener üzerinde harcanan güç bir miktar azalacaktır (neden). Böylece zener diyodu seçilmiş oldu.

V_G gerilim (regüle edilmemiş), V_Y yük geriliminden biraz büyük olmalıdır. Bunun gerekliliği şöyle açıklanabilir. Şebeke gerilim yük akımları ile devamlı değiştiği için % 10'luk bir gerilim değişimi transformatör çıkışında da %10 olarak kendini gösterir. Eğer V_G =30 Volt seçilmişse, çıkışta yük varken giriş gerilim bir an için bile olsa 30 volt'un altına düşebilir. Bu durumda kırılma geriliminin altına inildiği için zener ve transistör diyodu görev yapmaz. Giriş gerilim (V_G) çok büyük seçilirse, bu durumda güçlü zener diyodu ve transistor kullanmak gerekir. Bu da gereksiz güç kaybı ve maliyet artışına neden olur.

V_G =35 volt olsun. Bu durumda

$$R_B = \frac{V_G - V_z}{I_z + I_B} = \frac{(35-30)\ V}{15mA} = \frac{5}{15x10^{-3}} = 330\ \Omega$$

bulunur. R_B direncinin gücü en az 75 mW olmalıdır. (Direncin gücü neden önemlidir?)

Transistörün üzerinde harcanan güç:

$P_{tr} = V_{CE}.I_y = (V_G - V_y)\ I_y$ = 5Vx100 mA =0,5 W.

Transistör, üzerinde harcanan bu güç nedeni ile ısınacaktır. Bu isenmeyen bir durumdur. Isınmayı önlemek için ya -daha güçlü bir transistör kullanılır, ya da ısınan transistöre bir soğutucu bağlanarak soğutulur. Burada tasarlanan devrede kullanılacak taransistörün gücü P_{tr}> o.5 W olmalı ve V_{CE} (max) > 5 volt koşulu sağlanmalıdır.

Acresulu 100 kez yapıyor 2x50Hz = 100.

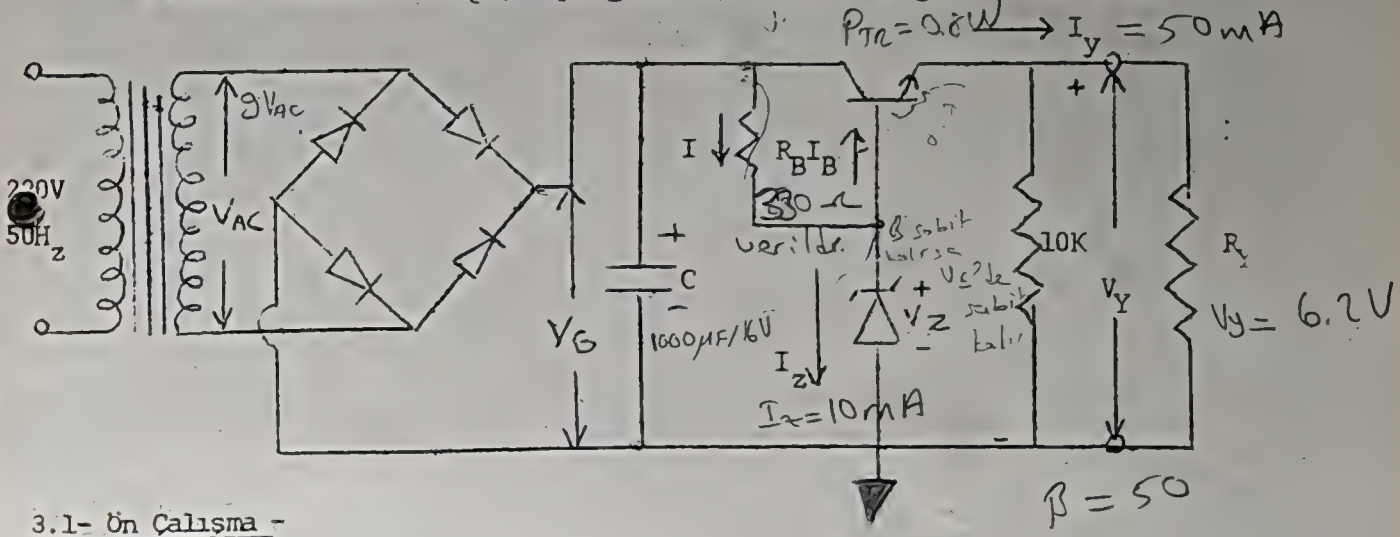
Süzme işlemi yeterli ise $V_T \geq V_G$ olur. Buna göre sekonder uçları arasında V_{RMS} = 25 V ve 5 VA gücünde bir transformatör bu örnekteki güç kaynağı için uygundur.

3. DENEY

$I_{zmax} = \frac{P_{zener}}{10}$ alabiliriz

NOT: Deneye gelirken milimetri kağıt getiriniz.

Yukarıda anlatılan DC güç kaynağının açık şekli aşağıda çizilmiştir.



3.1- Ön Çalışma -

Aşağıdaki tasarımı yapınız.

$(V_{AC} \cdot \sqrt{2} = 12.7V)$

$12.7 - 1.4 = 11.3$

C =1000 µF/16V

V_{AC}= 9 volt (transformatörün sekonder uçları arasındaki gerilim)

$V_ç = V_y$ = 6,2 volt

I_y = 50 mA, I_z = 10 mA , β= 50

P_{Tr} = 0.8 W(Transistör üzerinde harcanabilecek max. güç)

R_B= ? = 330 Ω

R_z= ? = 7.5 V verildi

$R_{B_{Tr}}$= ? değerlerini bulunuz.

$P_{TR} = (V_G - V_y) \cdot I_c$

$I_c = 50mA$

$I_B = 1mA$

$I = 11mA$

$\frac{11.3 - (7.5 \ldots)}{11mA}$

3.2- Tasarımladığınız devreyi kurunuz. Yüksüz, 10 mA, 25 mA, 50 mA yük akımları için uygun yük dirençleri (R_y) bağlayarak $V_ç$-I_y grafiğini çiziniz. Çıkış empedansını ve gerilim düzenlemesini hesaplayınız.

$R_B = 330\ \Omega$ verildi.

$V_{çıkış} = 6.8V$.

$R = \frac{6.8}{10mA} = 680\ \Omega$

$R = \frac{6.8}{25mA} = 270$

$$\% D = 100x \frac{\text{yüksüz (açık devre) çıkış gerilimi-tam yükte çıkış gerilimi}}{\text{Tam yükte çıkış gerilimi}}$$

3.3- Transformatör girişine bir varyak bağlayınız. Varyak gerilimini 150-250 volt aralığında 10 voltluk adımlarla değiştirerek V_G ve V_C gerilimlerini, I_y= 25 mA lik bir yük için, ölçünüz. Aldığınız verilerden $V_g - V_{varyak}$ ve $V_ç - V_{varyak}$ grafiklerini alt alta ve aynı ölçekte çiziniz. Sonucu yorumlayınız. Düzengecin etkin olarak çalıştığı şebeke gerilimi aralığını bulunuz.

NOT: Varyak şehir şebekesinden yalıtılmamış, belirli bir aralıkta istenilen gerilimleri verebilen ayarlı transformatördür.

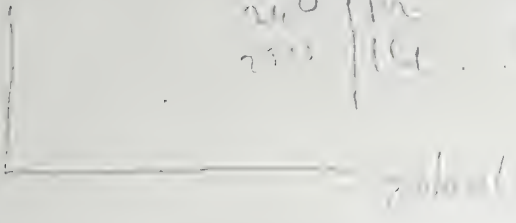
(1.) deneyde V_{CE} I_B grafiği olacak

onu düzelt

---

1) Şebeke 220 için.

	$V_{giriş}$ V	$V_{çıkış}$ V
120	4.6 V	3.9
130	5.2	4.4
140	5.8	4.9
150	6.2	5.4
160	6.7	5.9
170	7.2	6.3
180	7.7	6.5
190	8.2	6.6
200	8.7	6.6
210	9.3	6.6
220	9.8	6.6
230	10	6.6
240	10	6.62
250	10	6.6



FİZ 321

Elektronik Lab 1

Deney 3

L.A.H.

EKLEM FET KARAKTERİSTİKLERİ

1- AMAÇ; Eklem türü alan etkili tarsistörleri (FET, Junction field effect transistors FET) tanımak, karakteristik eğrilerini çizmek ve bazı özelliklerini incelemek.

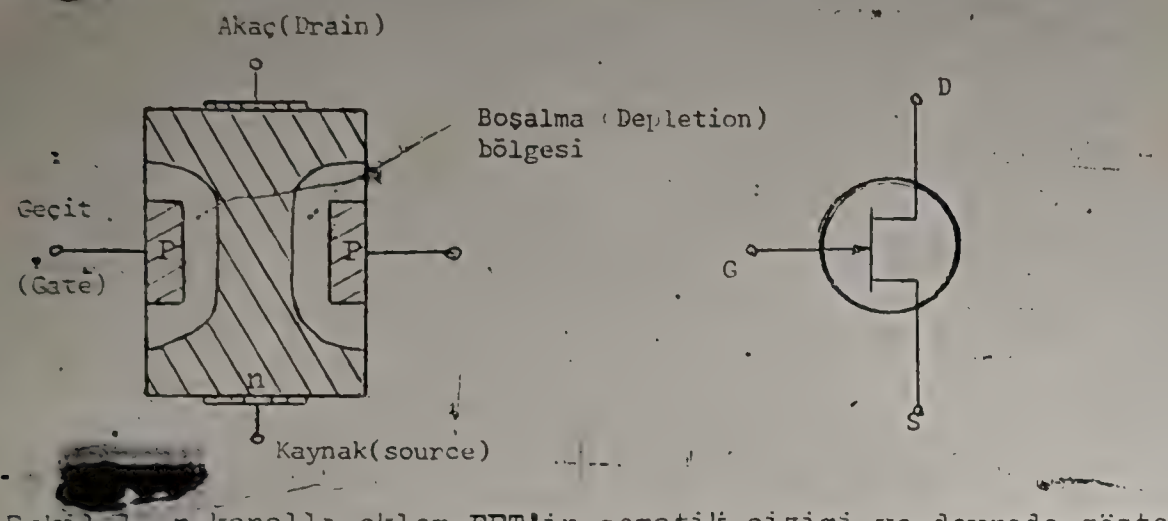
2- KURAMSAL BİLGİ

2.1-Yarı iletkenler: periyodik tabloda IV. grup elementleri olan Ge ve Si kristalleri yarıiletken özellik gösterirler, Bu elementler -4 değerliklidirler. Yani en dıştaki elektron kabuğunda 4 tane elektronları vardır. Yarı iletkenlerde enerji bandlarının bir kısmı tamamen dolu, bir kısmı ise tamamen boştur. Dolu ve boş enerji bandları arasında bir yasak enerji aralığı vardırl Bu yasak aralık maddeye bağlıdır. Oda sıcaklığında valans bandındaki (dolu olan en son band) elektronların bir kısmı belli bir olasılıkla iletkenlik bandına çıkabilirler. İletkenlik bandına geçen her elektron valans bandında bir "elektron boşluğu" (hole) bırakır. Elektronlar iletim bandında, hole'ler ise valans bandında hareket etme serbestisine sahiptirler. Kristale bir elektrik alan uygulandığı zaman hem elektronlar hem de hole'ler iletkenliğe katkıda bulunurlar.

Saf Ge veya Si kristali içine, 5 valans elektronu olan atomlar (P,As, Sb, Bi gibi) katıldığı zaman n tipi yarıiletken; 3 valans elektronlu atomlar (B,AL, Ga gibi) katıldığında ise p-tipi yarıiletken elde edilir. n-tipi yarıiletkende çoğunluk taşıyıcıları elektronlar, p-tipi yarıiletkende ise hole'ler dir.

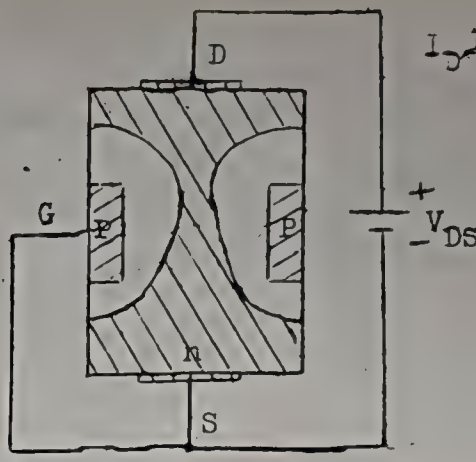
Yarı iletkenler çeşitli elektronik devre elemanlarının(diyot, transistörler, alan etkili transistörler, entegre devreler) yapımında kullanırlar. Yarıiletken diyot daha önceki deneylerde incelendi. Bu deneyde eklem-FET'in (Junction field-effect transistor) çalışması ve akım-gerilim karakteristikleri incelenecektir.

2.2. Eklem-FET Eklem-FET'in yapısı şematik olarak şekil-1 de gösterilmiştir. Aygıtın gerçek boyutları mikron mertebesindedir.

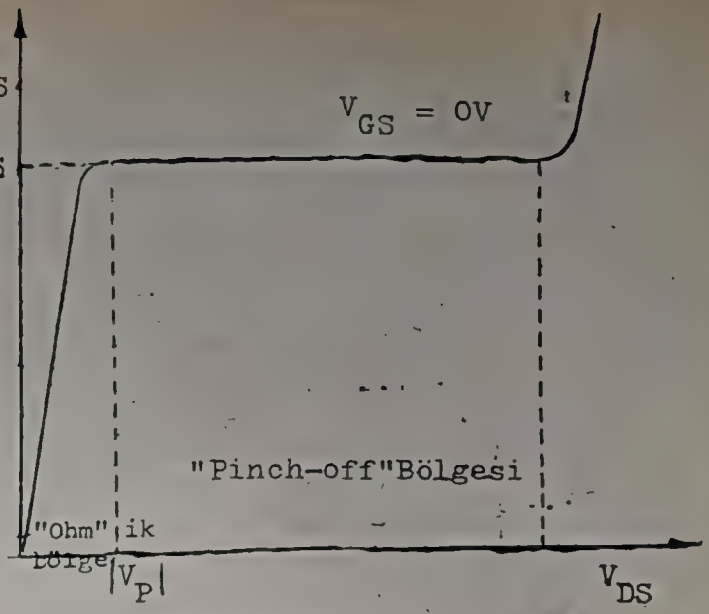


Şekil-1. n-kanallı eklem-FET'in şematik çizimi ve devrede gösterimi

Eklem-FET'ten üç uc çıkartılmıştır. Bunlara Gate (geçit), source (kaynak), Drain (Akaç) isimleri verilmiştir. Drain ucu ile Source ucu arasındaki kanal n-türü yarıiletkenden oluşuyorsa n-kanallı eklem-FET, aksi halde p-kanallı eklem FET olarak anılır. Eklem-FET in çalışmasını anlamak için n kanallı eklem FET üzerinde düşünelim. GATE ucu ile Source ucu arasını kısa devre (V_{GS}=0) yapalım ve Drain-Source arasına bir DC gerilim uygulayalım (Şekil-2a). Drain ucu yakınlarında p-tipi madde, n-tipi maddeye göre (-) olarak gerilimlenmiştir. Yani buradaki p-n ekleminde ters önbesleme vardır. p-türü madde negatif gerilimde olduğu için, n-tipi maddenin çoğunluk taşıyıcıları olan elektronları iter. Bunun sonucunda Drain ucu yakınlarında depletesyon bölgesi (depletion region-serbest taşıyıcılardan arıtılmış bölge) genişler ve kanal daralır. Source ucu yakınlarında ise p-tipi maddeler aynı gerilimde oldukları için kanallarda daralma yoktur. Görüldüğü gibi Drain Source arasına uygulanan gerilim (V_{DS}) ile [redacted] genişliği denetlenebilmektedir. Bu gerilim arttıkça I_{DS}(Drain to Source current) akımı artar. V_{DS}' nin çok küçük değerlerinde kanalın daralması etkin değildir ve Drain-Source arasında Ohm yasası geçerlidir. V_{DS} arttıkça bu doğrusallık bozulur ve V_{DS}' nin belli bir değerinden sonra ($-V_p$, tıkanma gerilimi, pinch-off voltage) Drain-Source akımı doyuma ulaşır ve daha fazla artmaz. V_{GS}= 0 için I_{DS}-V_{DS} eğrisi -2b'de gösterilmiştir.

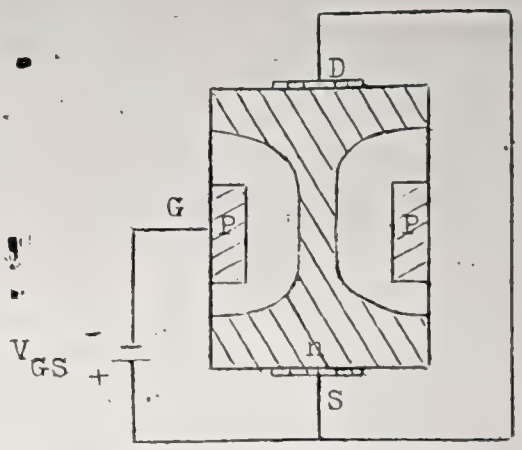


Şekil 2.a



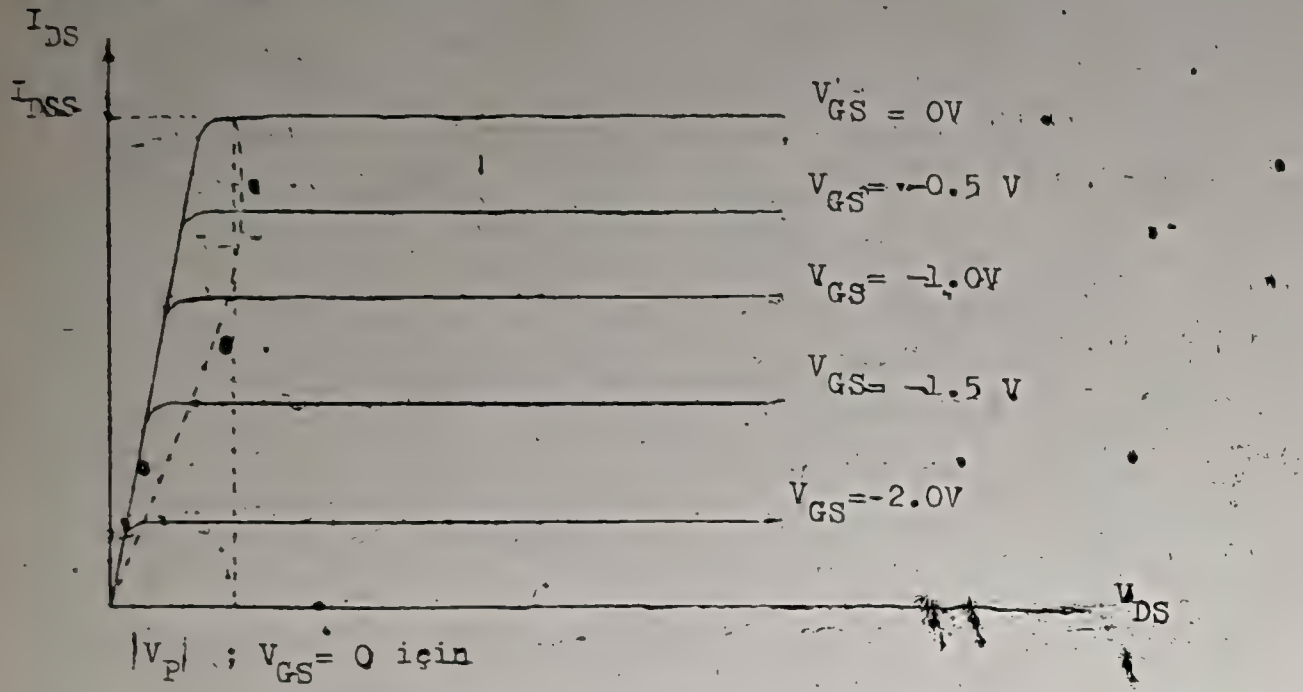
Şekil 2.b

Şimdi V_{DS} = 0 yapılarak ve Gate-Source arasına bir ters gerilim (p-n eklemini ters etkilenecek yönde) uygulayalım (Şekil-3-). p-tipi madde negatif, n-tipi madde pozitif gerilimlendiği için n-tipi maddenin çoğunluk taşıyıcıları ile p-tipi maddenin çoğunluk taşıyıcıları birbirlerini iterler ve neticede kanal daralır. Bu durumda, Drain-Source arasına uygulanacak gerilimin artırılması ile kanal çok daha çabuk tıkanır. I_{DS} akımı, maksimum değeri olan I_{DSS} (Drain to Source saturation current) ye ulaşmadan doyuma girer.



Şekil 3.

V_{GS} nin çeşitli değerleri için I_{DS} nin V_{DS} ye göre grafiği, eklem FET in çıkış karakteristiği olarak bilinir (Şekil-4) görüldüğü gibi V_{GS} gerilimi negatif olarak arttıkça I_{DS} azalır ve daha çabuk doyuma gider. $V_{GS}=V_p$ olunca kanal tamamen tıkanır ve V_{DS} gerilimin etkisi kalmaz.

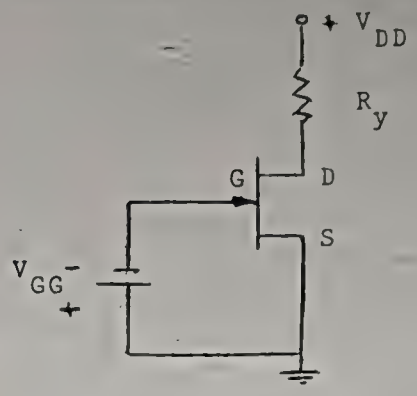


Şekil 4.

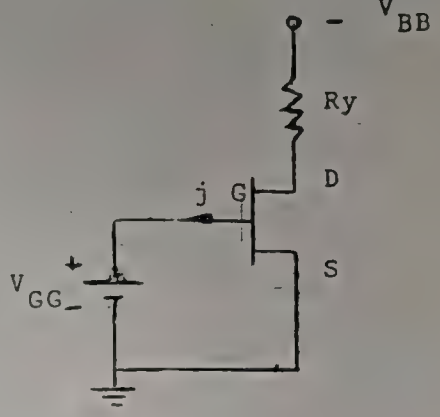
p-kanallı eklem-FET in çalışması benzer şekilde açıklanabilir. p-kanallı eklem FET'in Şekil-4 dekine benzer eğriler dizisi ($-I_{DS}$, $-V_{DS}$ eksenleri üzerinde elde edilir.

Görüldüğü gibi eklem-FET'ler (ve diğer FET'ler) I_{DS} akımının V_{DS} ve V_{GS} gerilimleri tarafından denetildiği bir yarı-iletken kanaldır. V_{DS} gerilimi V_p geriliminden büyük olduğu süreçe I_{DS} akımı yalnız V_{GS} giriş gerilimine bağlıdır (doyum ötesi). V_{DS} gerilimi V_p den küçükse (doyum öncesi), I_{DS} akımı her iki gerilim tarafından denetlenir. V_{GS} gerilimi Gate-Source arasını ters eğilimlediği için giriş akımı çok küçüktür. Bu nedenle FET'lerin giriş empedansı çok büyüktür.

Eklem alan-etkin transistörlerin besleme gerilimleri ve devredeki gösterimleri Şekil-5'te görülmektedir.



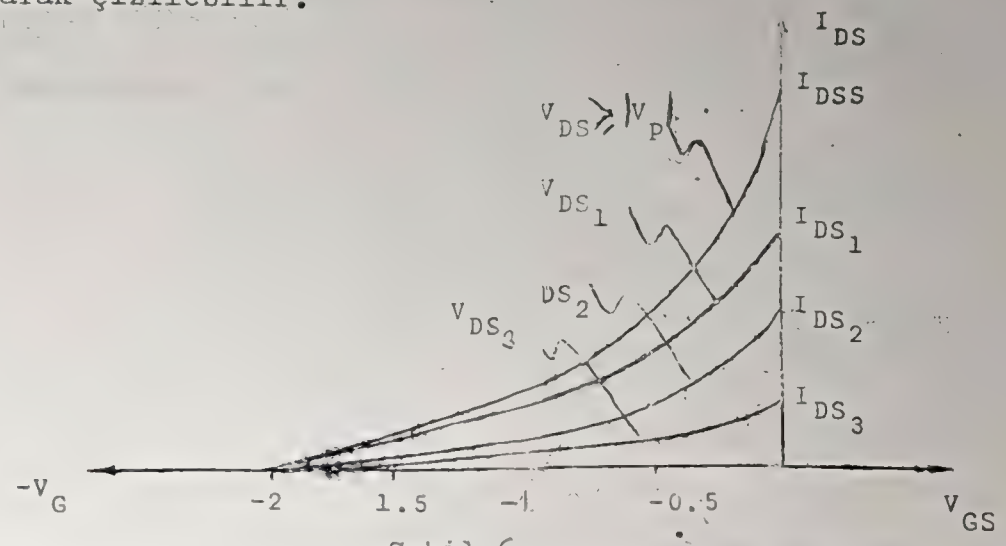
Şekil 5-a



Şekil 5-b

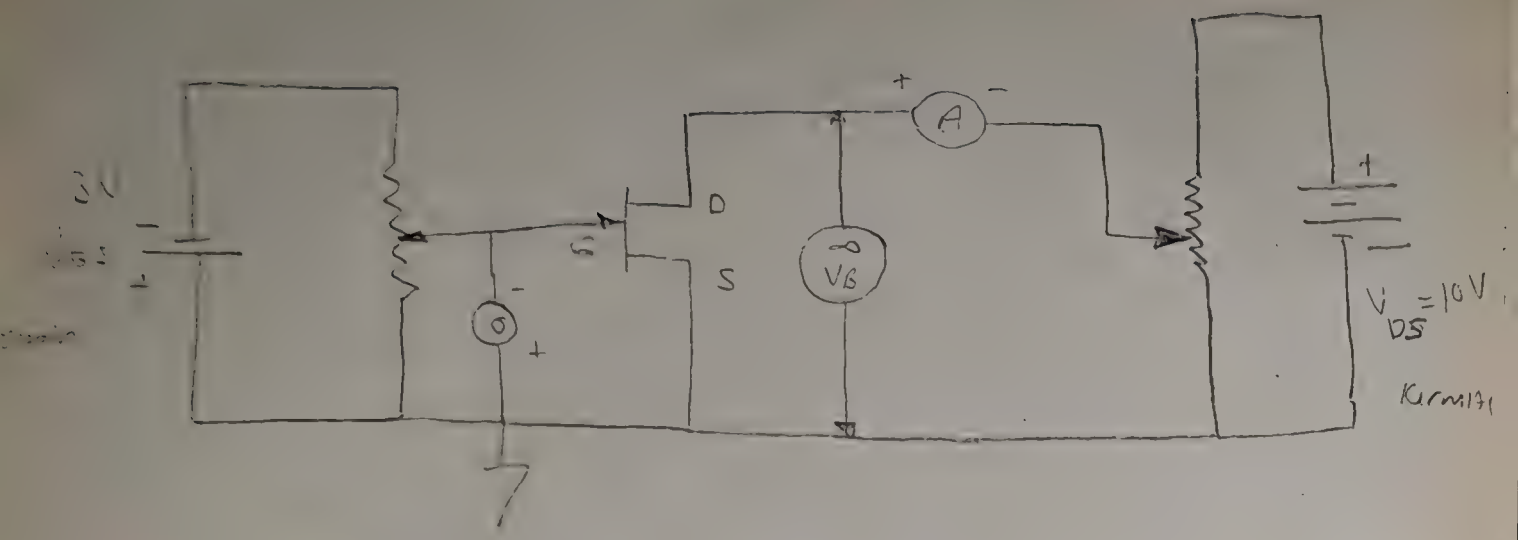
ŞEKİL -5

Eklem FET'lerin diğer bir önemli karakteristik eğrisi, belirli bir V_{DS} gerilimi için I_{DS}-V_{GS} grafiğidir. Bu eğrilere ait bir örnek Şekil-6 da gösterilmiştir. Bu eğriler, Şekil-4 deki karakteristiklerden doyum öncesinde V_{DS}'nin V_1, V_2, V_3 gibi değerlerine karşılık gelen I_{DS} değerlerinden faydalanılarak çizilebilir.



Şekil 6

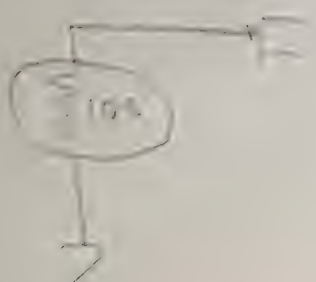
Şekil 6 daki grafik, doyum öncesinde seçilen üç ayrı $V_{DS}(V_1, V_2, V_3)$ değeri kullanılarak çizilebilir.



$V_{GS} = 0$ iken max I_{DS} akımı akar.

I_{DS} akımını 0 yapan $V_{GS} = V_p$ olur.

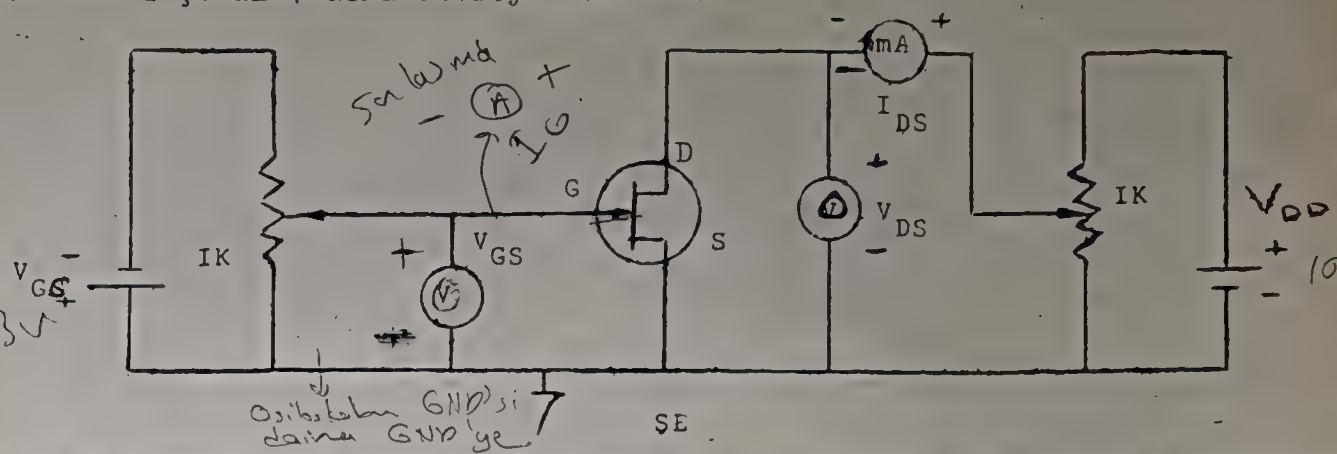
Potansiyometre
ortadan bağlanır



Osilatör (–) yönde gideriyor (–)'ye gidiyor artıyor

Sarı Source
Yeşil Gate

3. DENEY Şekil-7 deki devreyi kurunuz.



3.1 V_{GS} gerilimini sıfır volt alınız. V_{DS} gerilimini 0 Volt'tan başlıyarak yarım volt aralıklarla arttırınız ve her adımda I_{DS} yi okuyunuz. Sonuçları I_{DS}-V_{DS} grafiği olarak çiziniz. Transistörünüzün zarar görmemesi için V_{DS} ve I_{DS} nin maksimum değerleri ile $V_{DS} \cdot I_{DS}$ çarpımı, transistör kataloğunda belirtilen limitleri aşmamalıdır.

3.2- V_{GS} gerilimini sırasıyla -0.5, -1, -1.5, -2, -2.5, -3 volt olarak yukarıdaki deneyi herbir V_{GS} değeri için tekrarlayınız.. I_{DS} akımını sıfır yapan V_{GS} (V_p=pinch-off voltage) değerini ölçünüz. Elde ettiğiniz sonuçları aşağıdaki tabloya yazınız ve Şekil-4 dekine benzer şekilde karakteristik eğrilerini çiziniz.

V_{GS}(volt)	V_{DS}(Volt)	I_{DS}(mA)
0V	0	0
	0.5	1.4
	1.0	2.2
	1.5	2.6
	2.0	2.8
	2.5	2.9
	3.0	2.95
	5.0	3.1
	7.0	3.1
	10.0	3.2

V_p = 2.1

VGS	VDS	IG	VDS	-2.0 IDS	-1.6 IDS	-1.2 IDS(mA)	-0.8 IDS(mA)	-0.4 IDS(mA)
-3V	10V	2µA	0		0	0	0	0
			0.5			0.16	0.5	1.0
			1.0			0.18	0.65	1.4
			1.5			0.20	0.7	1.6
			2.0			0.20	0.75	1.65
			2.5			0.21	0.75	1.7
			3.0			0.21	0.75	1.75
			5.0			0.22	0.8	1.8
			7.0			0.23	0.85	1.85
			10.0			[illegible]	0.9	1.9

Vp= 0

V_{GS}	V_{DS}	I_{DS}
0.5		

$V_{GS}=0$ ve $V_{DD}=10V$ değeri için V_{DS}'yi

3.3-V_{GS} geriliminin sıfıra yakın ve V_p değerleri için giriş akımını (I_G) ölçünüz. Her iki ölçüm sırasında V_{DS} geriliminin bu akıma etkisi olup olmadığını (birkaç V_{DS} değeri için) araştırınız.

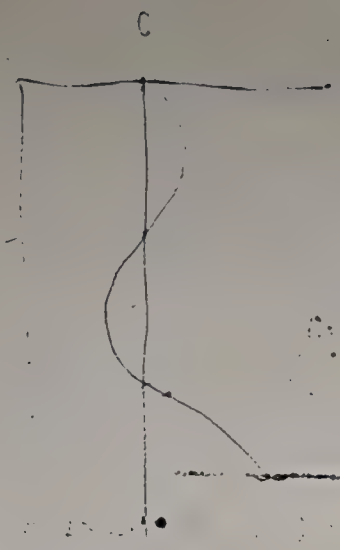
4. SON ÇALIŞMA

1- Deney 1 ve 2'deki sonuçlardan Şekil 4 dekine benzer karakteristiği ölçekli olarak milimetrik kağıda çiziniz. $V_{DS}=|V_P|$ gerilimi için $V_{GS}=0$ volt eğrisinin doyuma ulaşıp ulaşmadığını belirtiniz. I_{DSS} (Drain-Source doyum akımını) belirleyiniz.

2- Yukarıdaki karakteristik eğrisini kullanarak doyum öncesi bölgede seçeceğiniz V_1, V_2, V_3 gibi üç V_{DS} değeri için i_D-V_{GS} karakteristiklerini şekil 6 dakine benzer olarak çiziniz.

3- Deney 3 deki sonuçlardan giriş empedansının en yüksek ve en düşük değerini hesaplayınız. Giriş akımını çıkış akımı ile karşılaştırarak sonucu yorumlayınız.

NOT: YANINIZDA MİLİMETRİK GRAFİK KAĞIDI BULUNDURUNUZ.


C

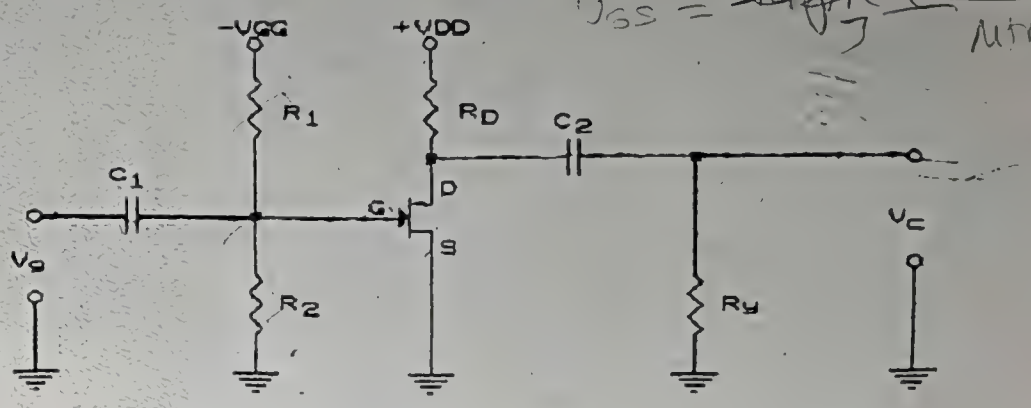
HACETTEPE UNIVERSITESI
FIZIK MUHENDISLIGI BÖLUMU
FIZ321 ELEKTRONIK LAB.II

DENEY:4

FET YUKSELTECI

1-AMAÇ: Eklem FET kullanarak basit bir yükselteç yapmak ve özelliklerini incelemek.

2-GENEL BILGI: n-kanalli eklem FET kullanilan basit bir yükselteç devresi Sekil-1'de görülmektedir.



Sekil-1

Girişe sinyal uygulanmadığında

$$V_{GS}=\frac{-R_2}{R_1+R_2}V_{GG}$$

girişe sinyal verildiğinde, C_1 sığacı V_{GS} gerilimine dolacağından

$$V_{GS}=V_{GS}+V_g=\frac{-R_2}{R_1+R_2}V_{GG}+V_g \text{ olur.}$$

Bu devrenin bir dezavantajı vardır: Devrenin "gate" tarafını beslemek için toprağa göre "eksi" gerilim, "Drain" tarafını

(2. bölüm) (6.4) C_3 kaldırıldı.

f = 1 KHz

$V_{giriş}$	$V_{çıkış}$
0.2 V_{t-t}	0.68 V

(DC gösterir.) Gösterir...

2. bölüm (6.5)

çıkış V_{t-t} = 1.5 V_{t-t}.

1Hz	1KHz
I_{DS} = 1.02 mA arasında 1.08 mA salınıyor.	I_{DS} = 1.6 mA.

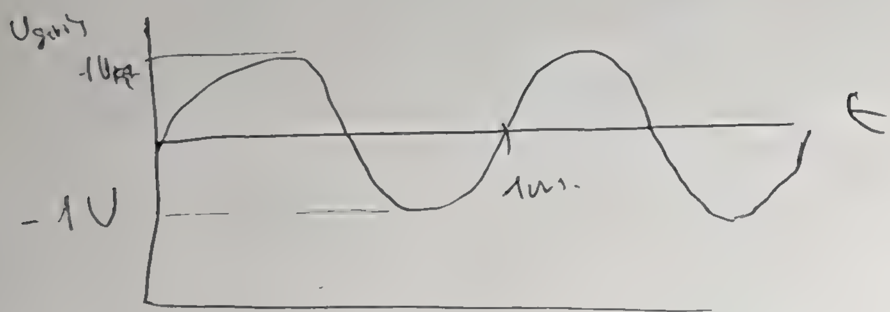
↓
Çok az salınım var. Giriş genliği artarsa salınım artar.

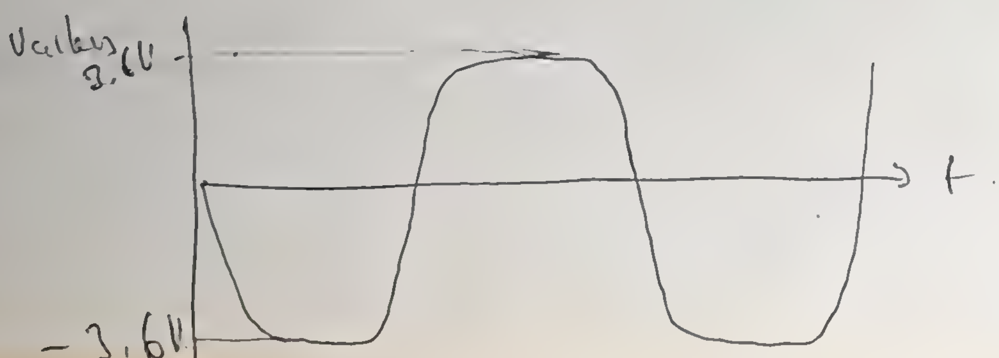
$V_{giriş}$ ile aynı olarak artıp azalıyor.

Burada dc'ye artılan bir akımla bakarız.

2. bölüm (6.6)

V = 2 V_{t-t} f = 1 KHz.

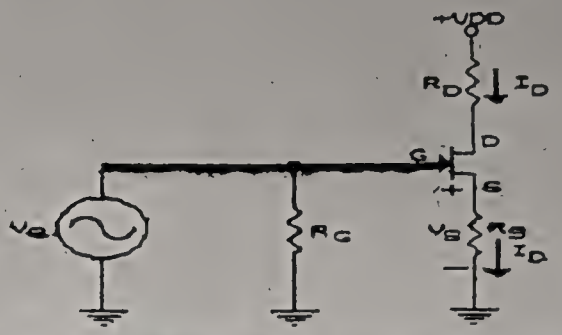




İki taraftan kırpılma

beslemek için de "artı" gerilim vermek gerekmektedir. Transistörlü devrelerde genellikle tek kaynaktan besleme tercih edildiğinden, yukarıdaki devre kullanışsız sayılmaktadır.

Devrenin Gate-Source arasının ters eğilimlenmesi, Source ucuna bir direnç konulması ile mümkün olmaktadır (Şekil-2).



Şekil-2

V_g=0 için V_S gerilimi Gate-Source arasında görüleceğinden;

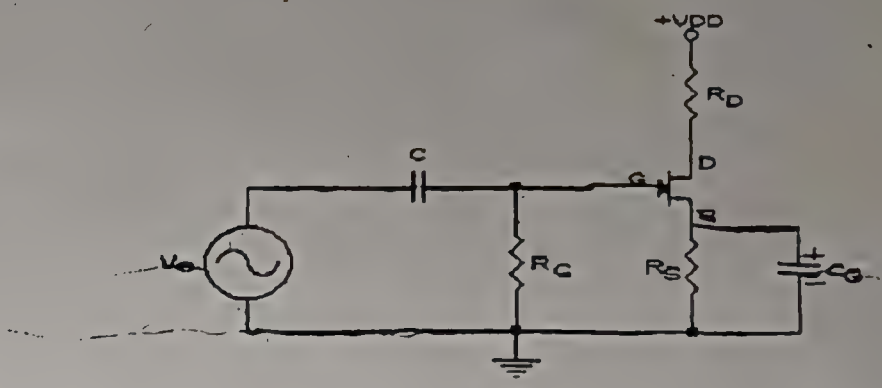
$$V_{GS} = -V_S = -I_{DS} R_S$$

olacaktır.

V_g sinyali verildiğinde ise, bu sinyal ile V_S geriliminin toplamı V_{GS} olarak belirtilecektir. $V_{GS} = -V_S + V_g$. Görüldüğü gibi istenen Gate-Source arası ters eğilimlenme bir şekilde oluşturulmaktadır. Bu devrenin istenmeyen bir özelliği vardır: V_g AC gerilimini girişe verildiğinde, Gate ucu geriliminin ΔV_G kadar arttığını düşünelim. Bu artış I_{DS}' yi arttırır, dolayısıyla V_S gerilimi de artar. Bunun sonucunda Source ucunun toprağa göre gerilimi bir miktar artacaktır. Böylece V_{GS} gerilimi, Gate ucunun gerilim artışı kadar artamaz. Source ucunun gerilim artışı buna engel olmaktadır. Bunun hesaplanması giriş karakteristik eğrileriyle yapılabilirse de burada hesaplamalara girilmeyecektir.

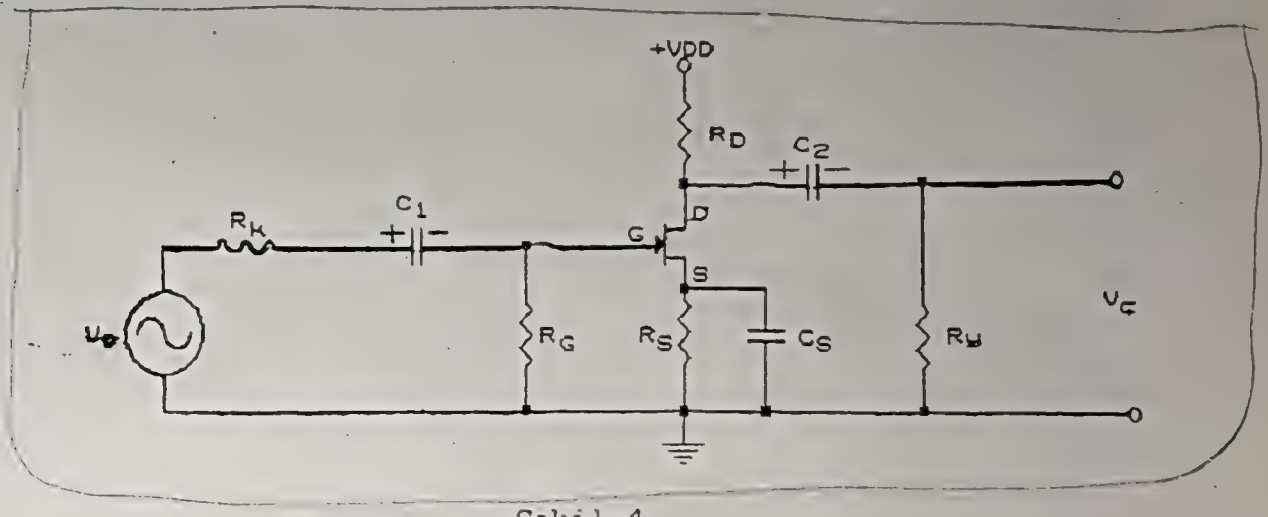
V_g gerilminin V_{GS} gerilimini az etkiliyebilmesi sonucunda kazanç düşer. Kazanç genellikle "1" den küçük olur. Bunun önüne geçmek için R_S direncine paralel bir sığaç kullanılır (Şekil-3).

Sığacın değeri yeteri kadar büyükse I_{DS} akımındaki değişme V_S gerilimini değiştiremez. Buna sığacın AC için kısa devre görülmesi de diyebiliriz. AC akım sığaç üzerinden DC akım ise R_S üzerinden geçer. Bu nedenle V_S gerilimi değişmez.



Şekil-3

Bu devre ile istenen özellikler elde edilmiş olmaktadır. Devrenin son şekli Şekil-4' deki gibi çizilebilir.



Şekil-4

Bu son devrede dikkat edilecek nokta sudur. DC yük çizgisinin eğimi, (R_D+R_S) toplam direnci ile belirlenir. AC yük çizgisinin eğimini ise $R_D//R_Y$ eşdeğer direnci belirler.

Yukarıdaki devrelerde kullanılan sığaçların AC için kısa devre kabul adilebilmesi için kullanılan en düşük sinyal frekansında sığaç empedansı, devredeki AC açısından önem taşıyan eşdeğer direncin onda biri yada daha küçük olmalıdır. C_S sığacı için,

$$Z_{CS} \ll \frac{R_S}{10} \rightarrow \frac{1}{2\pi f C_S} \rightarrow \frac{R_S}{10} \rightarrow C_S \gg \frac{1.6}{f R_S}$$

C_1 sığacının empedansı da R_K kaynak empedansının onda birinden düşük olmalıdır. Buradan

$$C_1 \gg \frac{1.6}{f\ R_K}$$

bulunur. C_2 sığacının empedansı da R_y yük direnci veya R_D çıkış direncinden çok küçük (1/10' u kadar) olmalıdır. Böylece

$$C_2 \gg \frac{1.6}{f\ R_y} \quad \text{veya} \quad C_2 \gg \frac{1.6}{f\ R_D}$$

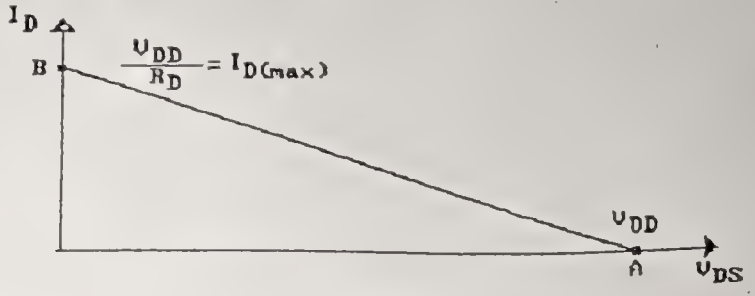
bulunur.

3-TASARIM ADIMLARI:

(1) FET' li yükselteç tasarımı yapabilmek için; önce kullanılan FET' in I_D-V_{DS} karakteristik eğrilerine bakılır. Çalışma noktasını saptamak için DC yük doğrusu çizilir.

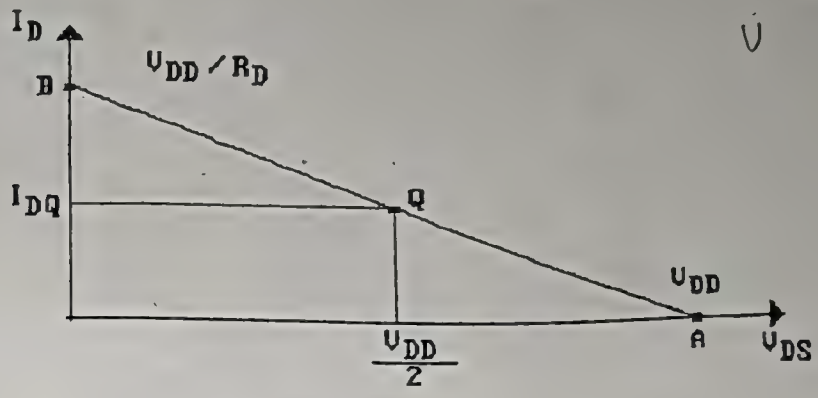
DC yük doğrusunun çizimi:

Bu doğruyu çizerken, FET' in maksimum gücü, maksimum V_{DS} gerilimi, ve maksimum I_D akımı düşünülmelidir. DC çalışma noktası bu değerlerden uzakta seçilmelidir. Eğer aynı yükseltme işlemi düşük akımlarla sağlanabiliyorsa, FET' in sağlığı açısından, düşük I_D ve V_{DS} değerleri tercih edilmelidir. DC yük doğrusunun çiziminde iki nokta bulmak yeterlidir. Bu noktalar A ve B noktaları olsun (Bkz. Şekil-5).



Şekil-5

V_{DD} (besleme gerilimi) V_{DS} ekseni üzerinde işaretlenir. (Bu nokta A noktasıdır.) B noktası I_D ekseni üzerindedir. Çift kaynakla beslenen devrelerde $I_{DM}=V_{DD}/R_D$ tek kaynakla beslenen devrelerde ise $I_{D(max)}=V_{DD}/(R_D+R_S)$ dir. (Bu akım FET doyumda iken çekilen akımdır.)
A ve B noktaları birleştirilerek DC yük doğrusu oluşturulur. Çalışma noktası (Q) bu doğru üzerindedir. Çalışma noktasının seçiminde V_{GS}, I_D ve V_{DS} göz önünde bulundurulmalıdır. Pratikte $V_{DS}=V_{DD}/2$ olacak şekilde kabul edilebilir. Bu V_{DS} değerinden çıkılan dikmenin DC yük doğrusunu kestiği nokta Q noktasıdır. Buradan I_D ve V_{GS} değerleri bulunabilir (Şekil-6).



Şekil-6

4- ÖRNEK TASARIM:

$P_{max}=0.3W$, $I_{D(max)}=100mA$, $V_{DS(max)}=50V$, $V_p=-3V$

Yukarıdaki veriler kullanılan FET' in maksimum değerleridir. (Bu veriler kataloglardan bulunabilir.) Yükselteç için istenilen özellikleri;

$V_{DD}=10V$, $R_D=1K$, $V_{GG}=-6V$, giriş empedansı $(R_g)=100K$ olarak alalım.

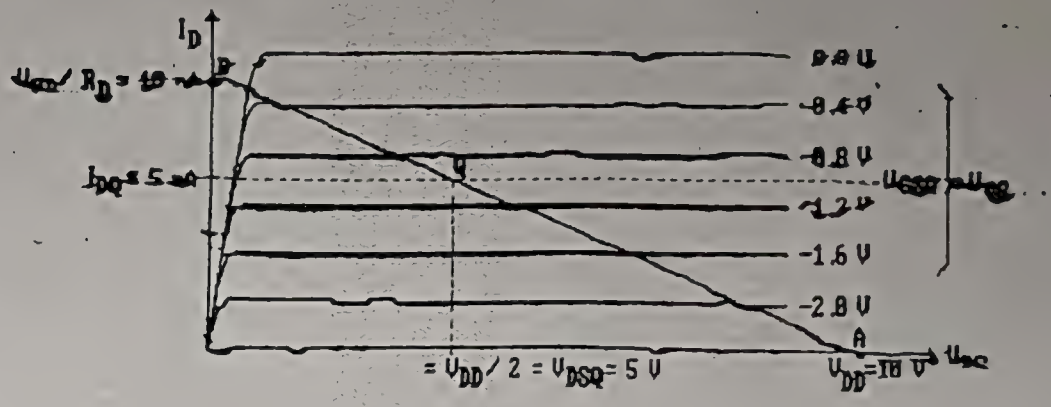
(FET yükselteçlerde AC giriş empedansı;
a) Çift kaynakla beslenen yükselteçlerde R1//R2 dir (Şekil-1).
b) Tek kaynakla beslenen yükselteçlerde Gate ile toprak arasına bağlanan R_G ile belirlenir (Şekil-2).)

Bu değerler seçilirken,

a) $|V_p| < V_{DD} < V_{DS(max)}$

b) $|V_{GG}| > |V_p|$

c) $V_{DD}/R_D < I_{D(max)}$ koşulları sağlanmalıdır.



Şekil-7

Bu verilerle DC yük doğrusu çizilebilir. Q noktasından V_{GS}= -1V ve I_D=5mA olduğu görülmektedir. Buradan V_{GS}=-1V şartını sağlayan R_1 ve R_2 dirençlerini bulalım.

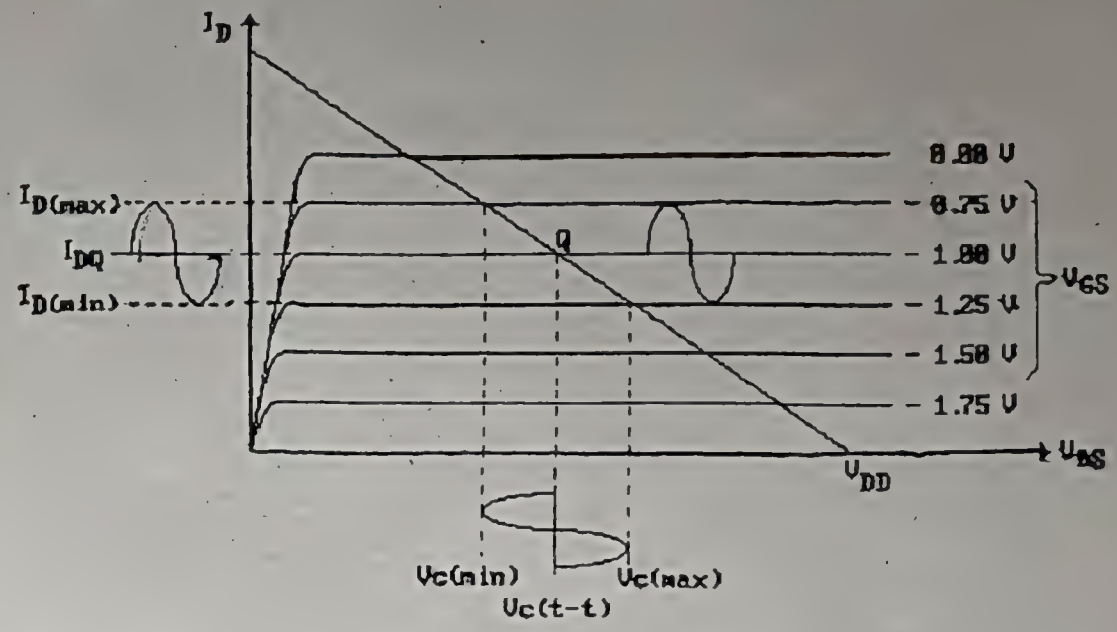
$$\frac{|V_{GG}|\ R_2}{R_1+R_2} = |V_{GS}|$$ ve $R_G = R_1 // R_2$ eşitlikleri kullanılarak

$$R_1 = \frac{V_{GG}\ R_G}{V_{GS}} \quad \text{ve} \quad R_2 = \frac{V_{GS}\ R_1}{V_{GG}-V_{GS}}$$ olarak bulunur.

Buradan R_1=600KΩ, R_2=120KΩ' dur

10.2 1.6 mA 10.8

AC Çalışma:



Şekil-8

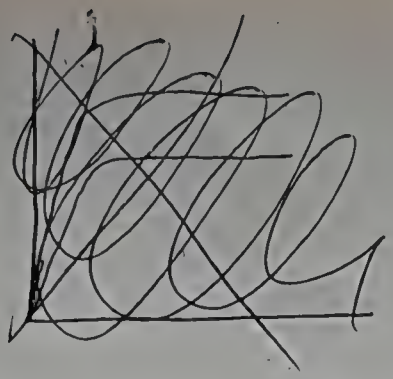
Tasarımladığımız devrenin girişine 0.5V(t-t) sinüs dalga verildiğinde V_{DS} ve I_D' nin değişimi Şekil-8' deki gibidir. Bu sinyalin +0.25V' luk yarı periyodunda toplam V_{GS} gerilimi V_{GS}=-1+0.25=-0.75V değerine ulaşır ve I_D akımı artacak V_{DS} gerilimi azalacaktır. Yine bu sinyalin -0.25V yarı peryodunda V_{GS}=-1-0.25=-1.25V' a düşer. Bunun sonucunda I_D akımı azalır ve V_{DS} gerilimi yükselir. Böylece çıkış geriliminin genliği giriş sinyaline bağlı olarak zıt fazda değişecektir.

5-YUKSELTECIN BANT GENİŞLİGİ:

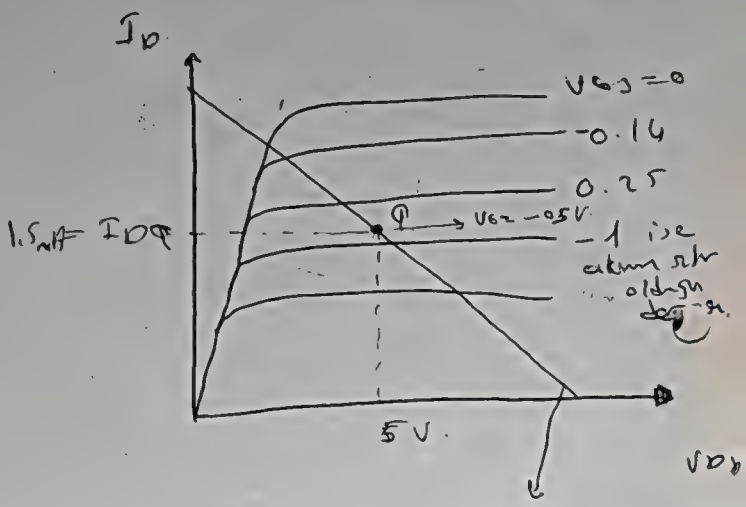
Yükseltecin özellikleri orta sıklıktaki sinyaller için yukarıdaki açıklandığı gibidir. Çok düşük sıklıklarda sığaçların empedansları büyüyeceğinden, çok yüksek sıklıklarda ise transistörün uçları arasındaki "Eklem sığaları" belirgin olmaya başlayacağından dolayı transistör özellikler bozulur ve kazanç düşer. Gerilim kazancını değişmediği sıklık bandına Band genişliği (orta sıklık bandı, middle frequency range) adı veri-

Elimizdeki FETLERİN HEPSİ DEĞİŞİK.
Bu nedenle bizim grup 2'ye bakmıdı.

$I_{DS} = 1.5\,mA$
$V_{GSQ} = 0.5\,V$
↳ Bunun 2 katının (-)'sinde I_D akımı sıfır alır.



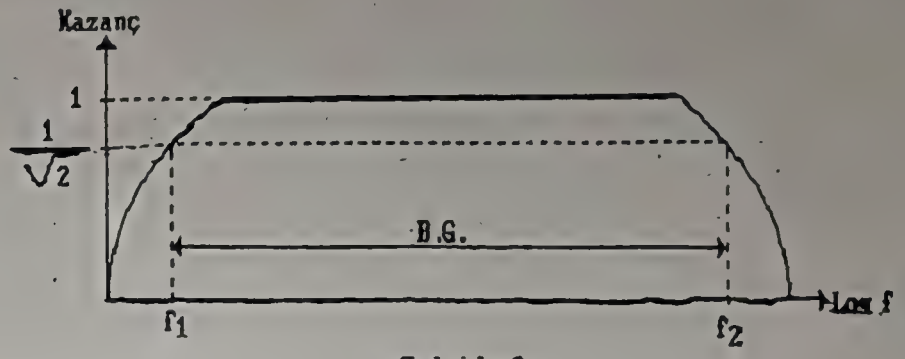
V_{DS}'yi V_{DD}'nin yarısı olacak alabiliriz.



Çalışma noktası bu doğru üzerinde çizilir.

Sarı : Source
Kırmızı: Drain
Yeşil : Gate

lir. Bu bant, sarılım kazancının orta sıklıktaki değerinin 1/√2 ' sine ulaştığı sıklıklar arasındaki bant olarak tanımlanır. Orta sıklık bandının sınır frekans değerleri " yarı güç frekansları" olarak da alınır.

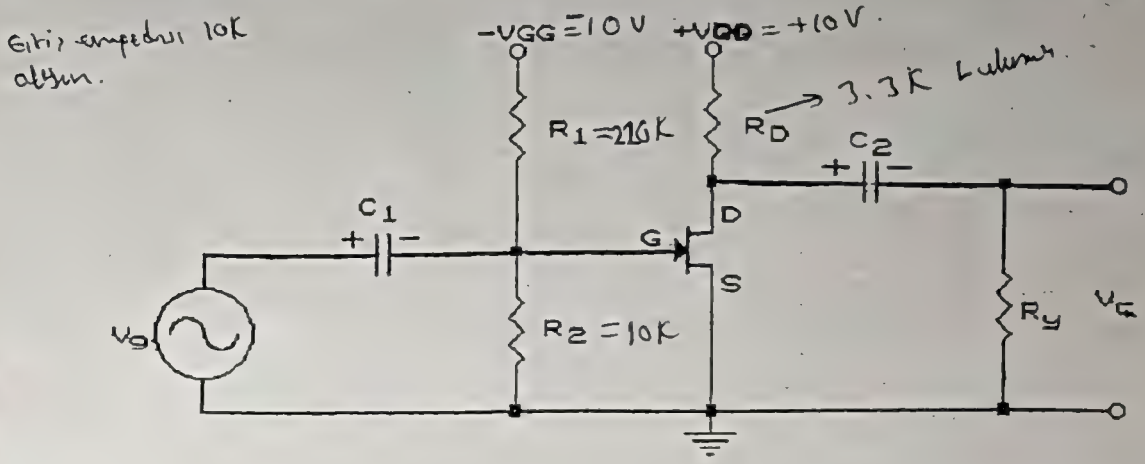


Sekil-9

6-DENEY

6.1. Asağıdaki verilen devreyi kurunuz.

$I_{DS} = 1.5mA$
$V_{GS} = 0.5\ V.$

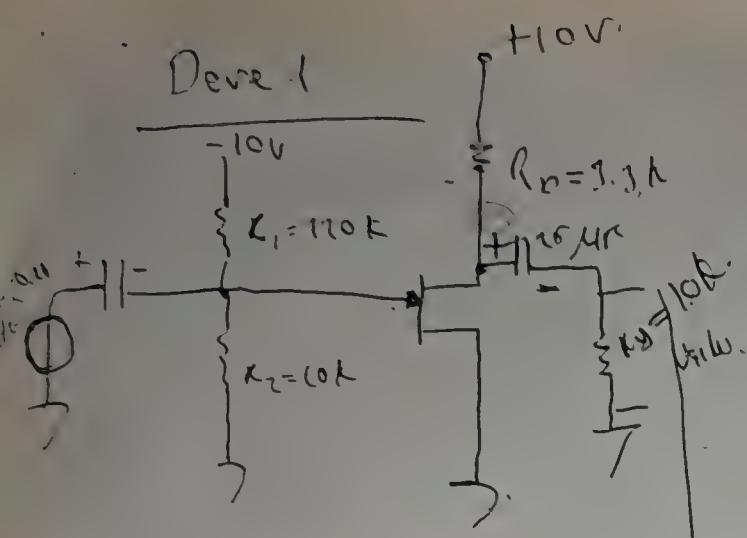


Sekil-10

Kurduğunuz devrede I_G, I_{DS} akımlarını ve V_{DS}, V_{GS} gerimlerini ölçünüz. Transistör eğrisi üzerinde çalışma noktasını saptayınız. DC yük çizgisini hesaplayarak, çizeceğiniz bir I_D-V_{DS} grafiğinde ölçtüğünü noktaları ve yük çizgisini yerleştiriniz.

6.2. Girise 0.5Volt(t-t) 1KHz 'lik sinüs dalgası veriniz. Giris

Devre 1



$V_{GS} = ?$ = [redacted] = 0.45 V. olmalı

$V_{DS} = ?$ = 4.4 V "

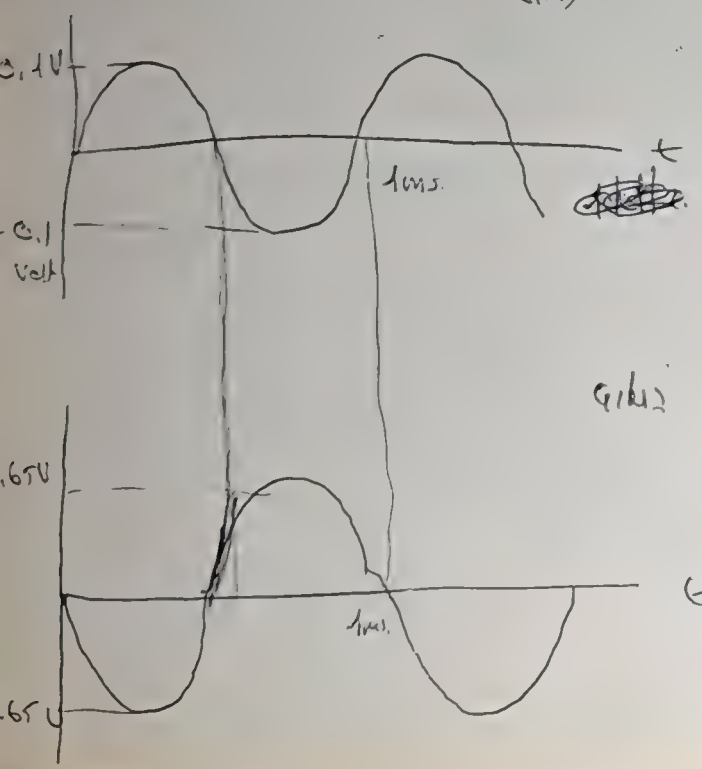
$I_D = ?$ = 1.6 mA "

I_G = 0 "

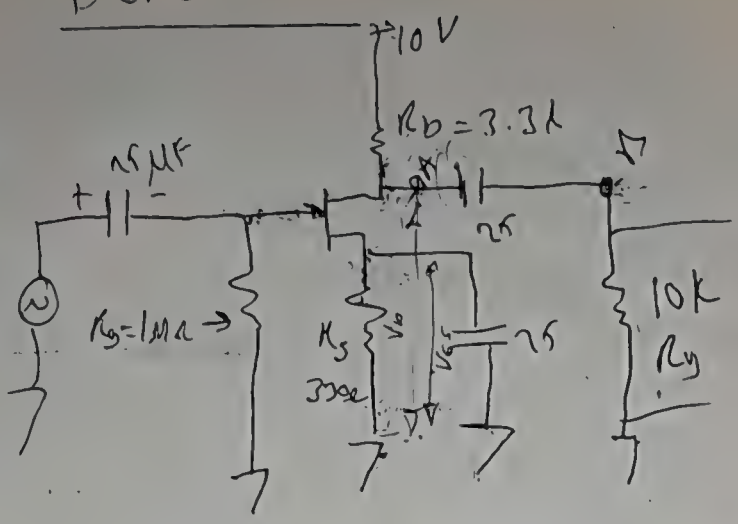
DC çalışma şartlarını hesapla.

Girişe 1 kHz 0.2 V_{t-t} gerilim uygula.

Giriş ve çıkışı gözlediğ



Devre 2



V_{RD} ve V_{GS} çizilecek.

V_{RD} = [redacted] $V_{DD} - V_D$ = 4.8 V

V_{GS} = -0.48 V

$V_{DS} = V_D - V_{GS} = 4.8 - 0.48$

V_{DS} =

I_{DS} =

$V_{RD} = V_{DD} - V_D$ =

(bkz 9)

Girişe 0.2 V_{t-t} gerilim ver.

Frekans = kırmızı eğrinin çık.

(Sayfa 9'a bak)

Sondaki C_3'ü kaldır.

1 Hz ve 1 kHz'de I_{DS}'yi ölç.

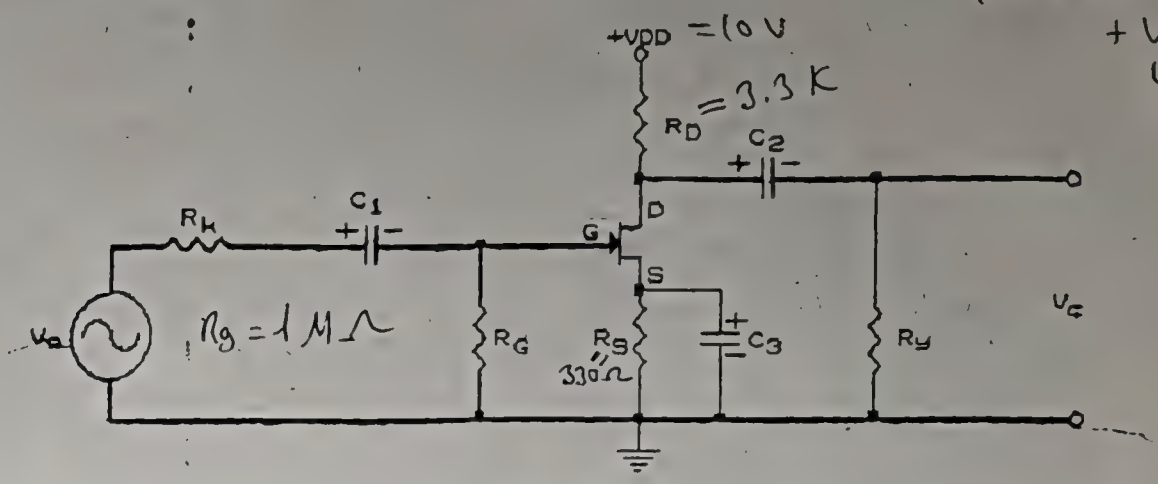
I_{DS} = (1 Hz)

I_{DS} = (1 kHz)

~~220µF/25V~~ 22µF/12V çiler

ve çıkısı aynı anda gözleyerek alt alta çiziniz ve faz iliskisini açıklayınız.

6.3. Asağıdaki devreyi kurunuz.



Sekil-11

Girise 0.5Volt(t-t) sinüs dalgası veriniz. Sinyal sıklığını 10Hz ile 2MHz arasında istenilen aralıkta sinüs dalgası veriniz. Kazanç-sıklık eğrisini, logaritmik sıklık ekseni üzerinde çiziniz. Yükseltecin bant genisliğini hesaplayınız ve kazanç-sıklık grafiğinde gösteriniz.

6.4. Source ucundaki C_3 sığacını kaldırarak, f=1KHz 'lik giris sinyali için gerilim kazancını bulunuz. Sığacın, kazanca etkisini açıklayınız.

6.5. 1Hz 'de ve 1KHz 'de IDS akımını gözleyiniz, sonucu açıklayınız. Çalışma noktasında akım nasıl değişir.

6.6. Girise 2Volt(t-t) 1KHz 'lik sinyal vererek, giris ve çıkısı alt alta çiziniz. Kırpılmayı gör. Çalışma noktası kaydır.

f	V_{giris}	$V_{çıkış}$	f	V_{giris}	$V_{çıkış}$
10 Hz	0.2 Vt-t	0.8 Vt-t	40		1.20
50 Hz	"	1.12	45		1.20
100 "	"	1.16	50		1.20
500 "	"	1.20	100		1.16
1kHz		1.20	500		0.84
5		1.20	1 MHz		0.48
10		1.20	2 MHz		0.24 V
15		1.20			
20		1.20			
30		1.20			

2. bölüm (b)

1KHz'de A ve B noktaları

2. Bölüm (a)

V_{RD} osiloskopla ölçülemedi. (V_D= A, V_D = B, aynı akımlar)

$V_{RD} = V_{+D} - V_D = 10 - 4.8 = 5.2\,V$

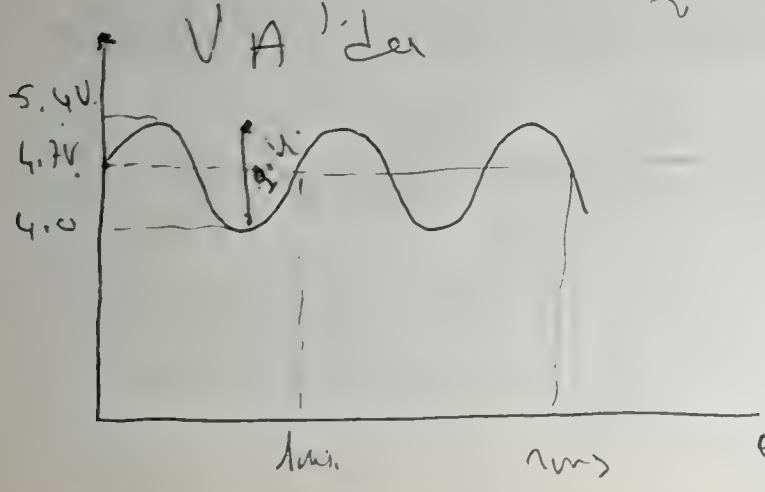
$V_{GS} = -0.4\,V$ (Giriş 2'yi çok büyük olduğundan V_{RS}'yi V_{RS}'ye eşit)

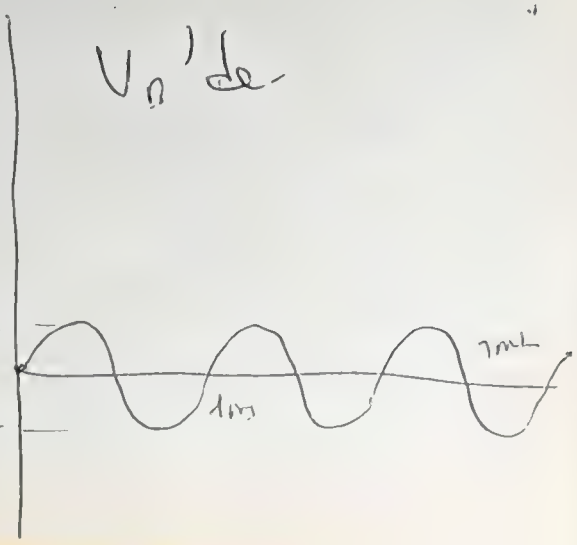
$V_{DS} = V_D - V_{GS} = 4.8 - (-0.4) = 5.2\,V$.

$I_{DS} = 1.6\,mA$

(2. bölüm) (c)

1 kHz'de.





HACETTEPE UNIVERSITESI
FIZIK MUHENDISLIGI BÖLÜMÜ
FIZ-321 Elektronik Lab-II

LAH.

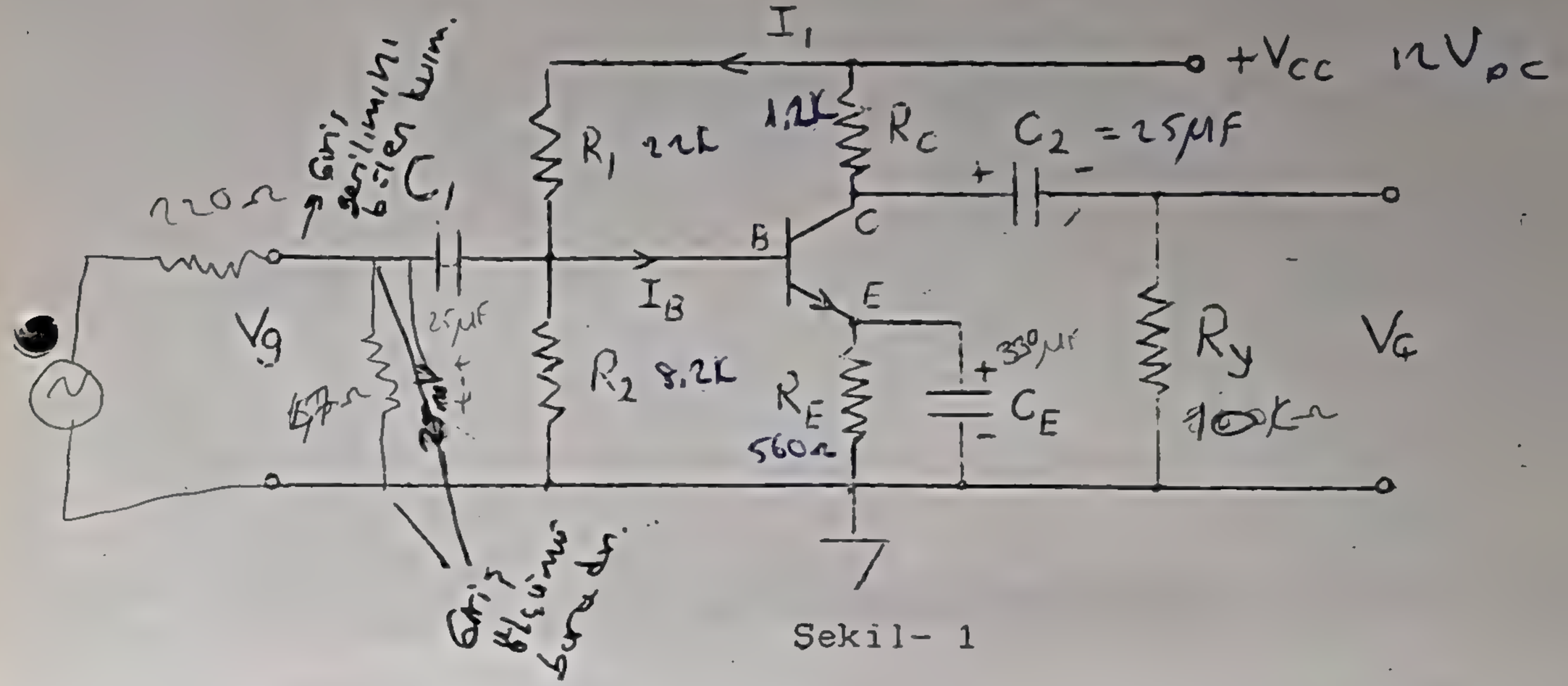
DENEY 5

TRANSISTÖRLU YUKSELTEÇ

16. May. 1995 9:00

I. AMAÇ: Tek transistörlü bir küçük sinyal yükselteci yapmak ve özelliklerini incelemek.

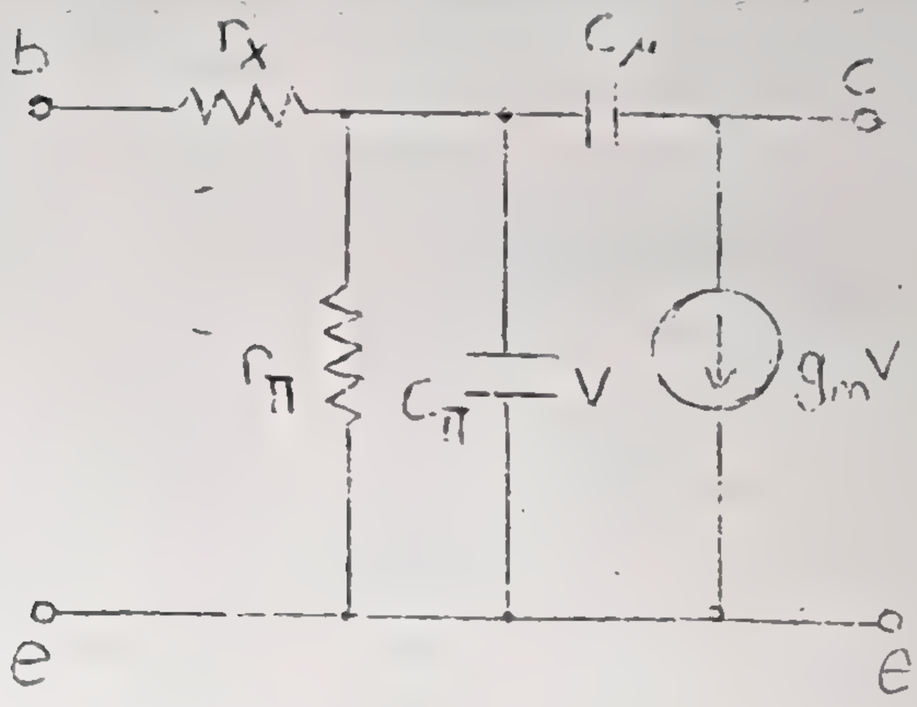
II. GENEL BILGI: Tek katlı (tek transistörlü) tipik bir yükselteç devresi Şekil-1 'de gösterilmiştir.



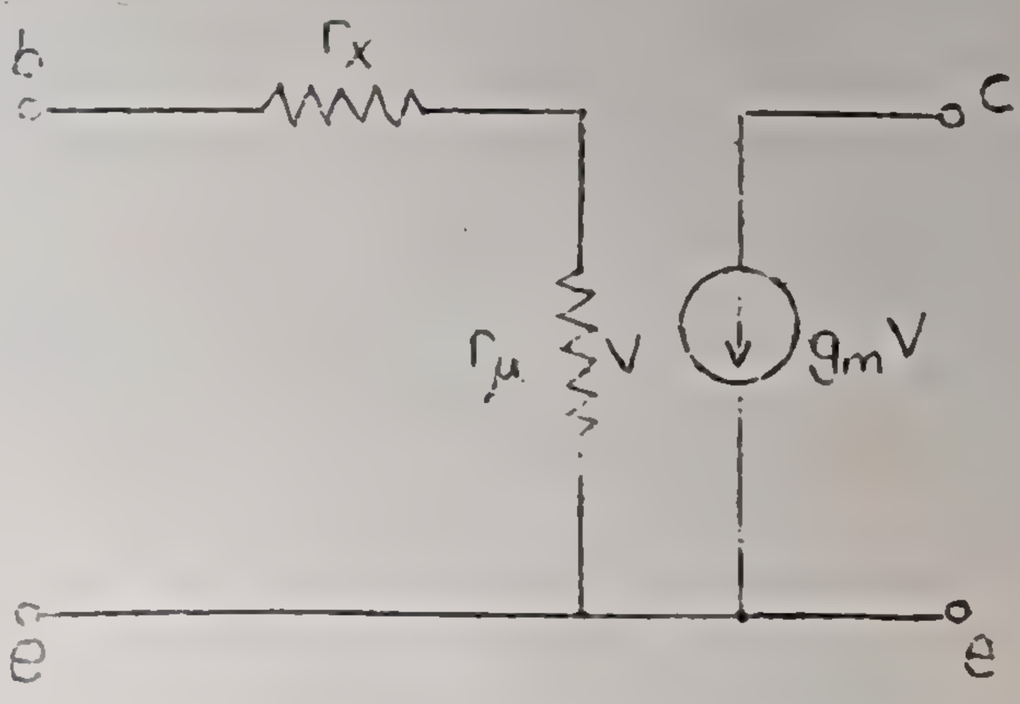
Sekil- 1

II.1-TRANSISTÖRÜN KARMA-PI MODELI ve PARAMETRELERININ SAPTANMASI:

BJT transistörünün karma-pi modeli (AC eşdeğeri) Şekil-2'de gösterilmiştir. Alçak sıklıklarda (f < birkaç MHz) C_μ ve C_π sıgaçları açık devre olarak etki gösterirler. Böylece alçak sıklık modeli, Şekil-3'deki basit biçimi alır.



Sekil-2



Sekil-3

Karma-pi modeli parametreleri aşağıdaki ölçümlerle bulunur:

1- Küçük dalga, alçak sıklık, ortak yayıcı akım kazancı β_f bulunur. DC akım kazancı " β ", alçak sıklıklarda AC akım kazancı "β_f"e eşit sayılabilir.

$\beta_{DC} = \beta_{AC}$

2- Çalışma noktasındaki I_B ve I_C ölçümleri ile "β_f" bulunur.

3- Giriş empedansı h_{ie} (1000 Hz 'de) ölçülür. Yukarıdaki ölçüm sonuçları kullanılarak karma-pi modeli parametreleri aşağıdaki gibi hesaplanır;

a) $g_m = \dfrac{I_C(mA)}{26\ (mV)} = 40\ I_C$ (Amper) bağıntısından g_m bulunur.

b) $r_\pi = \dfrac{\beta_f}{g_m}$ 'den r_π bulunur.

c) $r_x = h_{ie} - r_\pi$ 'den r_x hesaplanır.

II.2-TRANSİSTÖRÜN ÖZELLİKLERİNİN SICAKLIK İLE DEĞİŞİMİ

Transistörlerde β_f (=β) katsayısının sıcaklık ile artması nedeni ile, çalışma noktası sıcaklığa oldukça bağlıdır. Örneğin 25 °C'da β_f=60 iken, 100 °C' da β_f=100 olabilmektedir. Transistörlerin β_f değerinin minimum ve maksimum sınırları transistör kataloglarından bulunabilir.

Transistörün β_f katsayısı ısınma ile iki katına çıkarsa I_C akımı iki katına çıkacak, bu da transistörü doyuma sokabilecek (etkin çalışma alanının dışına çıkaracak) yada daha fazla I_C akımı daha fazla sıcaklığa, daha fazla sıcaklık ise daha fazla I_C akımına yol açarak transistörün yanmasına neden olabilecektir.

Çalışma noktasının sıcaklığa bağımlılığını azaltmak için devreye Şekil-1' deki gibi R_E direnci eklenir. Bu devrenin DC bölgesel doğrusal modeli Şekil-4' de görülmektedir. Taban devresinin Thevenin eşdeğerinin parametreleri ise,

$$R_B = R_1 // R_2$$

$$R_G = (\beta_f + 1)(r_E + R_E)$$

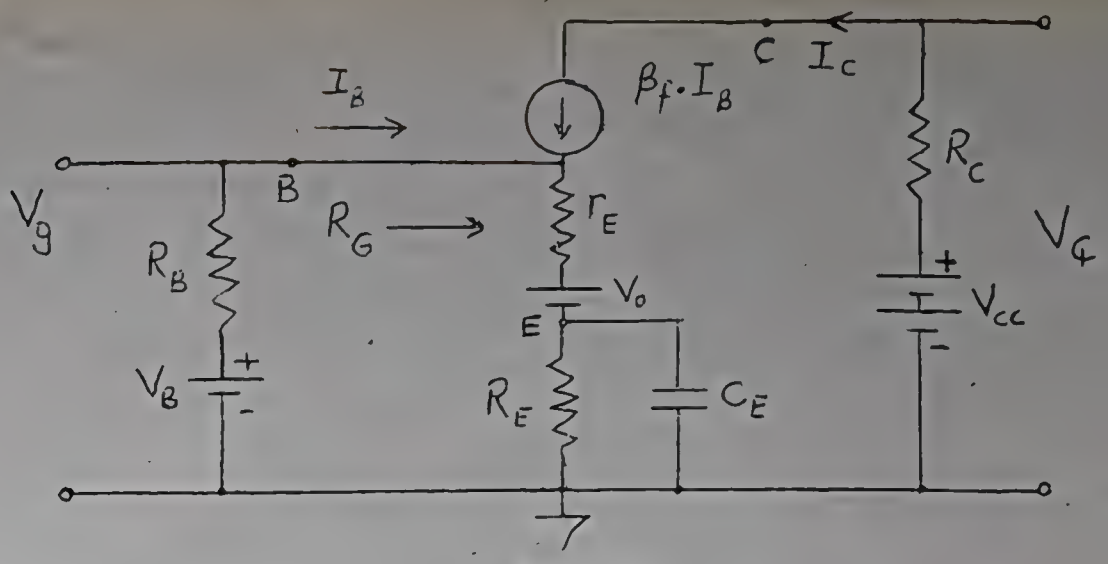
Burada R_G transistörün tabanından (base) bakıldığında görülen eşdeğer empedanstır.

$I_1 >> I_B$ seçilirse $R_G >> R_1 // R_2$ olur.

V_B gerilimi ise R_1 ve R_2'den oluşan gerilim bölücüden bulunur.

$$V_B = \frac{R_2}{R_1 + R_2} \cdot V_{CC}$$ ' dir ($I_1 >> I_B$ ise) .

$$I_C = I_B \cdot \beta_f = \frac{(V_B - V_o) \cdot \beta_{ac}}{R_B + (\beta_f + 1)(r_E + R_E)}$$ dir. (1)



Sekil-4

Yukarıdaki I_C eşitliğini daha basitleştirebiliriz. Bunun için aşağıdaki yaklaşımları yapabiliriz. R_B direnci $(\beta_f+1).(r_E+R_E)$ çarpımından yeteri kadar küçük seçilirse paydadaki R_B yok sayılabilir. Eğer $\beta_f >> 1$ ise (genellikle $\beta_f > 50$ düşünülebilir), pay ve paydadaki β_f ile β_f+1 birbirini götürür. Bu durumda I_C akımı β_f'den bağımsız olur.

$$I_C = \frac{V_B - V_o}{r_E + R_E} \qquad (2)$$

R_E direnci r_E direncinden çok büyük olduğundan ($r_E \approx 10$ ohm)

$$I_C = \frac{V_B - V_o}{R_E}$$

bağıntısı yaklaşık olarak I_C akımını verir. Eğer V_B gerilimi V_o 'dan yeteri kadar büyükse, bu durumda I_C akımı transistörün tüm özelliklerinden bağımsız olarak saptanmış olur.

II.3-TOPLAYICI AKIMININ ALT ve UST SINIRI

$I_C = 0A - \frac{V_{CC}}{(R_C+R_E)}$

Bilindiği gibi toplayıcı akımının alt sınırı 0 A, üst sınırı ise $V_{CC}/(R_C+R_E)$ A (transistör doyumda ise) dağerleridir. Transistörün giriş (I_B) DC akımını artırarak çıkış (I_C) akımını denetleyebilmekteyiz ve bu "etkin alan" içinde V_{CC} ve R_C değerlerinin toplayıcı akımına etkisi küçüktür. Ancak etkin alanın üst sınırında V_{CC} besleme geriliminden çekilebilecek en yüksek akıma ulaşıldığında artık taban akımındaki artma toplayıcı akımını artıramaz. Bu durumda transistör "doyuma girmiştir" denir. Toplayıcı akımı bu en yüksek değerde kalır ($V_{CC}/(R_C+R_E)$). Tersine, giriş akımını (I_B) azaltarak sıfı-

ra indirdiğimizde çıkış akımıda (I_C) sıfıra iner. Giriş geriliminin sıfırın altına inmesi durumunda toplayıcı akımı sıfır değerinde kalır. Bu duruma transistörün "**kesime girmesi**" denir ve $I_C=0$ olduğundan $V_C=V_{CC}$ olur. Transistörün yükselteç olarak çalışmasında bu sınırlara dikkat edilmelidir.

Örneğin, çıkıştan 100 mV(t-t) salınım almak için, R_C=1 Kohm ise, toplayıcı akımına (I_C) 0,1 mA (t-t)'lik akım salınımı yaptırılmalıdır. Çıkıştan ($V_Ç$) 1 Volt salınım alınmak isteniyorsa, R_C=1 Kohm için I_C=1 mA(t-t)'lik akım salınımı gerekir. I_C=0,5 mA(genlik)'lik salınımı verebilmek için ise I_C>0,5 mA olmalıdır.

II.4-BASIT OLARAK TASARIM YÖNTEMI

Aşağıda "çok kritik olmayan" durumda kullanılabilecek bir tasarım yöntemi verilmektedir.

1- Çalışma noktasındaki toplayıcı akımını saptayınız (I_C değerini). Bunun için şu noktaları gözönünde tutunuz; Ic SAPTAMA:

a) Transistörden geçen DC toplayıcı akımı, istenen işi görecek minimum akım olmalıdır. örneğin, deneyde kullanılan transistör 100 mA DC akıma dayanabilen bir transistördür. Fakat 5 mA'lik I_C akımı ile istenilen özellikler elde edilebiliyorsa, fazlasını geçirmek gereksiz enerji ve ısı kaybı demektir.

b) Toplayıcı akımının salınımı için, çalışma noktasının altında ve üstünde yeterli saha kalmalıdır. Maksimum AC çıkış gerilimi ($V_Ç$) biliniyorsa akım salınımı $I_C=V_Ç/Z_Ç$ olarak bulunur. Burada $Z_Ç=R_C//R_Y$ dir. Bu salınımı sağlayacak I_C akımı saptanır. $Z_Ç = \frac{R_C}{R_Y}$

2- R_E direnci üzerindeki gerilim V_{CC}/5 Volt alınarak hesaplanabilir Böylece V_B gerilimi V_o geriliminden yeteri kadar büyük olacak ve V_o geriliminin etkisi azaltılmış olacaktır.

3- R_B (giriş Thevenin direnci)'yi yaklaşık olarak R_E'nin 10 katı alınız. Böylece, saptanan R_B değeri, AC sinyali toprağa kısa devre etmiyecek kadar büyük olur ve bu durumda (1) bağıntısında paydadaki R_B direnci yok sayılabilir ($R_B<<(\beta_f+1)(r_E+R_E)$) ve (2) bağıntısını elde etmek için kullanılan yaklaşımı da geçerli kılar.

4- V_B (giriş Thevenin gerilimi) için ise Şekil-4'den,

$$V_B = I_B(R_B+(\beta_f+1)(R_E+r_E))+V_o \qquad (3)$$

yazılabilir. I_B akımı $I_B=I_C/\beta_f$ bağıntısından hesaplanır ve V_o=0,6volt (silikon transistör için) alınarak (3)'de yerine konur ve V_B bulunur. Burada $R_E>>r_E$ olduğundan r_E ihmal edilebilir.

5- Thevenin eşdeğer devresinin V_B ve R_B değerlerinden gerçek devrenin R_1 ve R_2 değerlerini bulursak;

$$R_B=R_1//R_2 \qquad V_B=\frac{R_2}{R_1+R_2}.V_{CC}$$

bu bağıntılardan R_1 ve R_2 dirençleri,

$$R_1 = \frac{V_{CC} R_B}{V_B} \quad , \qquad R_2 = \frac{R_1 . R_B}{R_1 - R_B}$$

olarak elde edilirler.

6- Yukarıdaki hesaplarda kullanılan β_f değeri gerçekte değişmez bir sayı değildir. İmalat toleransı olarak kataloglarda, herhangi bir transistör için β_f'nin alt ve üst sınırları verilir ve 25 ^oC sıcaklıkta β_f'in bu aralıkta kalacağı belirtilir. Bu değişim alanı genellikle 100-500 gibi çok geniş olup buna ek olarak da β_f'nin sıcaklıkla artması ve V_o'ın sıcaklıkla azalması hesaplarımızda değişiklik yaratır. Örneğin, I_C akımını β_f=200 için yeteri kadar küçük hesaplayarak kurmuş olduğumuz devrede β_f=100 olan bir transistör kullandığımızda I_C akımı daha da azalacağından sinyalin kırpılmaya uğramasına neden olabilir. Bu nedenle küçük genlikli sinyaller için I_C akımını mümkün olduğu kadar küçük olarak saptadıktan sonra, I_C akımının daha aşağı değerlere düşmemesi için tasarımda β_f için minimum değeri, V_o için ise maksimum değeri alınır (imalat toleransı ve sıcaklıkla değişimleri dahil). Böylece, I_C akımı kaysa kaysa yukarı kayacaktır (artacaktır) ve büyük bir olasılıkla doyumdan (üst sınırdan) yeteri kadar uzak kalacaktır. Bununla birlikte, tasarımdan sonra maksimum β_f değeri için sinyalin kırpılmaya uğramayacağından emin olmak için hesapla da denetlemek gerekir.

II.5-ÖRNEK TASARIM

V_{CC}=12 volt I_C=5 mA β_f=250 V_o=0,6 volt

olarak basit bir yükselteç tasarımlayalım.

a) R_E'nin bulunması;

$$V_E = \frac{V_{CC}}{5} \text{ 'den } \quad V_E = \frac{12}{5} = 2,4 \text{ volt}$$

$$R_E = \frac{V_E}{I_E} \text{ 'den ve } I_E \approx I_C \text{ olduğundan } R_E = \frac{V_E}{I_C} = \frac{2,4}{0,005} = 480 \text{ ohm}$$

b) R_B'nin bulunması;

$$R_B = 10 . R_E = 10 . 480 = 4800 \text{ ohm}$$

c) V_B'nin bulunması;

$$V_B = I_B\,(\,R_B + (\beta_f+1)(R_E+r_E)\,) + V_o \quad \text{ve} \quad I_B = \frac{I_C}{\beta_f}\text{'den}$$

$R_E >> r_E$ ve $\beta_f >> 1$ olduğundan $V_B = \dfrac{0,005}{250}(4800+(250).480)) + 0.6 = 3,1$ Volt

d) R_1 ve R_2'nin bulunması;

$$R_1 = \frac{V_{CC}.R_B}{V_B} = \frac{12.4800}{3,1} = 18 \text{ Kohm}$$

$$R_2 = \frac{R_1.R_B}{R_1-R_B} = \frac{18000.4800}{18000-4800} \cong 6,54 \text{ kohm}$$

e) R_C'nin bulunması;

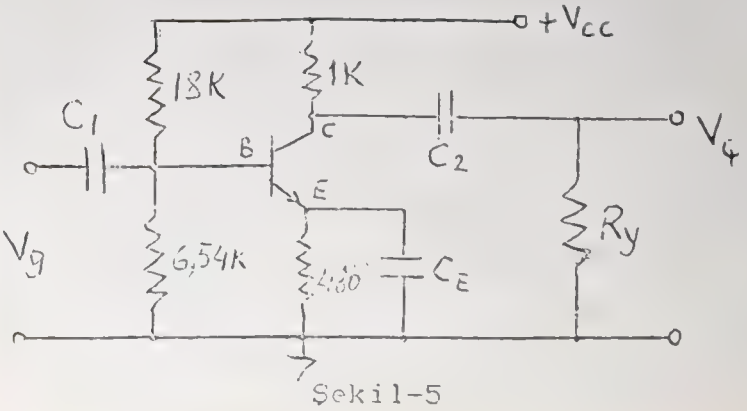
$V_E + V_{CE} + V_{RC} = V_{CC}$ 'dir. Burada kırpılmadan maksimum çıkış için $V_{CE} = V_{RC}$ alınarak, DC çalışma noktasının doğrusal ortasında olması sağlanır.

$$V_{RC} = \frac{V_{CC}-V_E}{2} \qquad R_C = \frac{V_{RC}}{I_C}$$

$$\frac{12-2,4}{2} = 4,8 \text{ volt} \qquad R_C = \frac{4,8}{0,005} \cong 1 \text{ Kohm}$$

olarak elde edilirler.

Bulduklarımızı Şekil-5 üzerinde gösterelim.

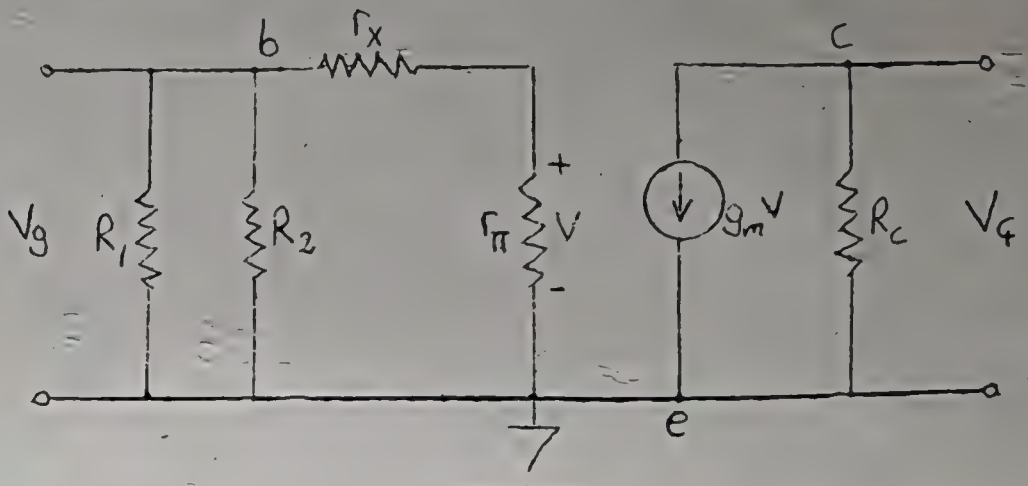


Şekil-5

C_1, C_2 ve C_E' nin değerleri FET yükselteç tasarımındaki gibi bulunur.

f) Kuramsal gerilim kazancının (A_v) bulunması;

Şekil-5'deki devrede kullanılan sığaçlar çalışılan sıklık aralığında kısa devre ve DC güç kaynakları AC açısından kısa devre olarak düşünülürse yükseltecin karma-pi modeli Şekil-6'daki gibidir.



Şekil-6

$$g_m = \frac{I_C(mA)}{26(mV)} = \frac{5}{26} = 0,2 \text{ mho}$$

$$r_\pi = \frac{\beta_f}{g_m} = \frac{250}{0,2} = 1250 \text{ ohm} \qquad h_{ie} = 3 \text{ kohm (katalogdan)}$$

$$r_x = h_{ie} - r_\pi = 3000 - 1250 = 1750 \text{ ohm}$$

$$A_V = \frac{V_ç}{V_g} \qquad V_ç = R_C \cdot g_m \cdot V \qquad V = \frac{V_g \, r_\pi}{r_\pi + r_x} \text{ (gerilim bölücüden)}$$

$$V_ç = \frac{R_C g_m r_\pi V_g}{h_{ie}} \text{ buradan } A_V = \frac{R_C g_m r_\pi}{h_{ie}} \text{ bulunur.}$$

Değerler yerine konursa,

$$A_V = \frac{1000.0,2.1250}{3000} \approx 83 \text{ bulunur}$$

[illegible]

$I_C = 4.4\ mA$

$I_B = 9.5\ \mu A$

$V_B = 3.1\ V$

$V_E = 2.5\ V$

$V_C = 6.4\ V$

$V_{BE} = V_B - V_E$

$= 3.1 - 2.5 = 0.6\ V$

$h_{fe} = \beta = \frac{I_C}{I_B} = 463$

$V_{CE} = 6.4 - 2.5 = 3.9\ V$

$h_{fe} =$

$h_{ie} =$

3

$f = 1\ kHz$ $\quad V_{giris} = 25\ mV_{t-t}$ $\quad V_{aikis} = 3.6\ V$. $\quad A_v = 144$.

CE sigasını çıkardık $f = 1\ kHz$ $\quad V_g = 25\ mV_{t-t}$ $\quad V_a = 46\ mV$

$A_v = 1.84$.

4

	(t-t) Vaikis	$V_{giris} = 25\ mV_{t-t}$
10 Hz	0.6 V_{t-t}	5 sekli dolup boşalmış
50 Hz	2.3 V_{t-t}	
100 Hz	3.1	
500 Hz	3.6	
1 kHz	3.6	
5 kHz	3.6	
10 kHz	3.6	
40 kHz	3.6	
75 kHz	3.6	
50 kHz	3.6	
100 kHz	3.6	
500 kHz	2.8	
1 MHz	1.8	
2 MHz	0.9 V	

$\longrightarrow \frac{V_{aikis}\ (\text{C'dan ölçü})}{3.6\ V_{t-t}\ (6V_{DC}\ \text{üzerine})}$ $\quad \frac{V_{aikis}\ (\text{C'dan ölçü})}{3.6\ V_{t-t}}$

$h_{ie} \to 4.6 \longrightarrow$

II.3 DENEY ÖNCESI ÖDEVI

Ödevin çözümü bir kağıda yazılacak ve deneye girişte teslim edilecektir.

V_{CC}=12 volt I_C=4 mA β_f=300 V_o=0,7 volt

h_{ie}=2,5 kohm

1- Yukarıdaki verileri kullanarak bir küçük dalga yükselteci tasarımlayınız. Tasarımda kullandığınız tüm kabullerinizi ve yaklaşımlarınızı ayrıntılı olarak belirtiniz.

2- Bu devrenin AC eşdeğerini çizerek kuramsal gerilim kazancını bulunuz.

IV. DENEY

1 - Tasarımladığız devreyi BC 237B transistörü kullanarak kurunuz.

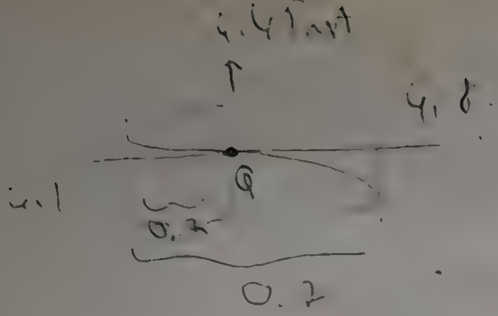
2 - Devredeki I_C, I_B akımlarını ve V_B, V_E, V_C, V_{CE}, V_{BE}, gerilimlerini AVOmetre ile ölçünüz. Transistörün AC akım kazancı β_f'ibulunuz (AC akım kazancı silikon transistörlerde DC akım kazancına eşittir).

3 - Bu ölçüm sonuçlarına göre karma-pi modeli parametrelerini (AC eşdeğerini) ve devrenin gerilim kazancını hesaplayınız. Gerilim kazancını ayrıca ölçerek de bulunuz (bunun için girişe 25 mV(t-t), f=1 KHz'lik bir sinüs dalga uygulayınız) ve iki değeri karşılaştırınız. C_E sığacı çıkararak gerilim kazancını tekrar ölçünüz. Bulduğunuz yeni kazancı kuramsal hesapla karşılaştırınız. C_E sığacının etkisini açıklayınız.

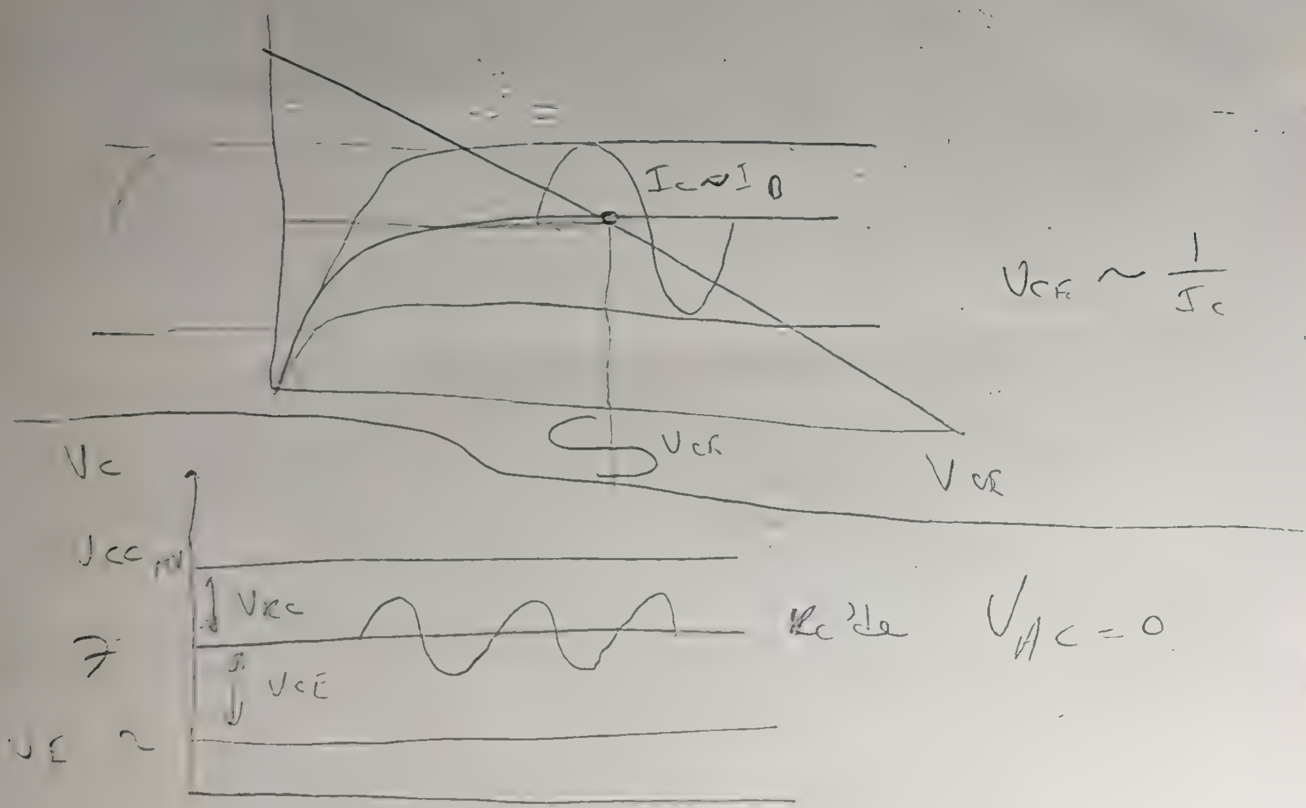
4 - Kurduğunuz devrenin girişine verilen sıklık aralığında 25 mV(t-t)'luk sinüs dalga vererek yükseltecin sıklık-kazanç eğrisini yarı logaritmik kağıda çiziniz. Bu grafikten yükseltecin bant genişliğini bulunuz.

5 - Giriş sinyalinin genliğini artırarak toplayıcı akımının kırpılmaya başladığı I_C(t-t) değerini bulunuz. Kuramsal bilgilerinizle karşılaştırınız. Alttan mı üstten mi kırpılmıştır ? Nedenini açıklayınız.

6 - Girişe 1 Hz, 1 V(t-t) sinyal vererek toplayıcı akımının (I_C) değişimini gözleyiniz. Eğer değişiyorsa nedenlerini açıklayınız. Aynı deneyi 1 KHz, 25 mV(t-t) sinyal için tekrarlayınız. Sonuçları karşılaştırınız.



C olursa I_B artar. I_B artar.
nokta yukarı aşağı doğru döner



H.Ü. H.U
Fizik Mühendisliği Bölümü Department of Physics Engineering
Fiz 321 Elektronik Lab.II Phy 321 Electronic Lab. II

L.A.H.

Deney:6
Experiment : 6

Differential Amplifier.

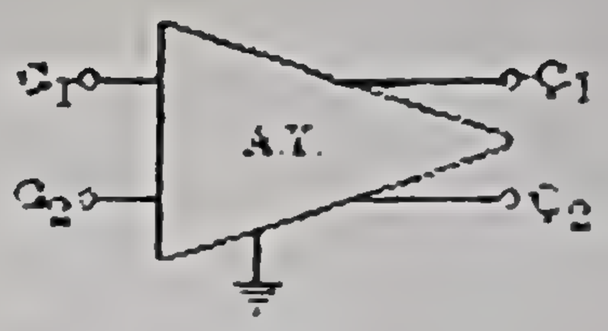
AIM:

AYRIMSAL YÜKSELTEÇ

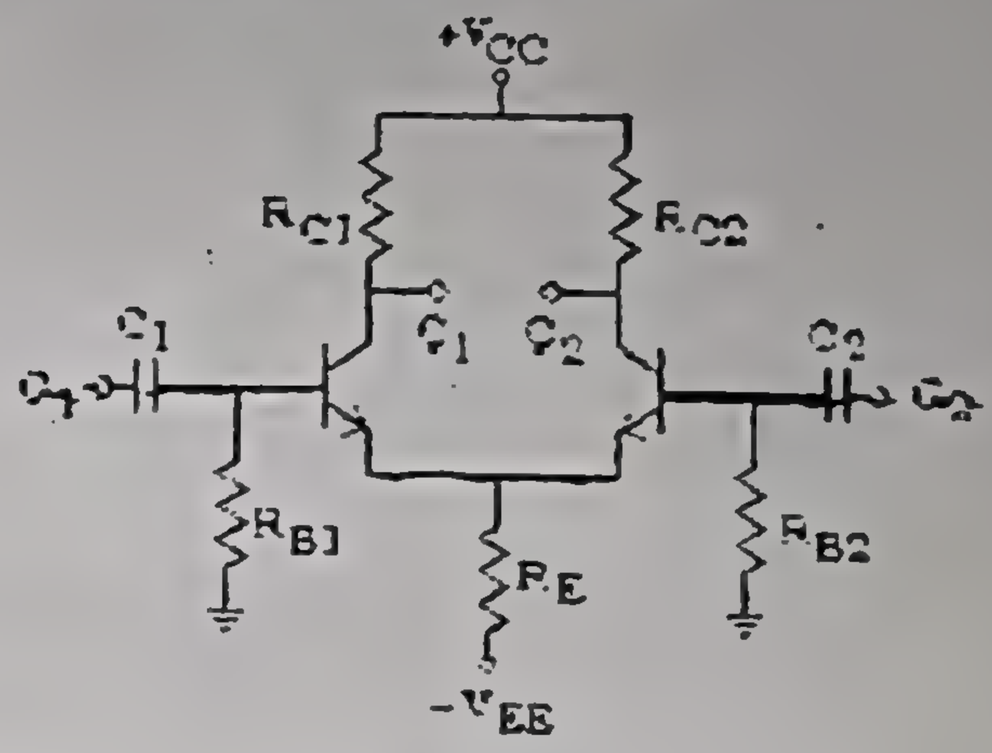
I- AMAÇ : Ayrımsal yükselteçin çeşitli özelliklerini incelemek.

GENERAL INFORMATION:

II- GENEL BİLGİ : Ayrımsal yükselteç ~~(differential amplifier)~~ iki girişli ~~ve tek çıkışlı bir~~ devre olup, sinyalsel gösterimi Şekil-1' de verilmektedir. Şekil-2 ' de transistörler kullanılarak yapılan basit bir ayrımsal yükseltec devresi görülmektedir.



Şekil-1



Şekil-2

II-1. TEK GİRİŞLİ ÇALIŞMA

Ayrımsal yükseltecin G2 ucunu topraklıyalım ve G1 ucundan sinyal verelim (Şekil-3). Bu sinyali Ç1 ucunda (çıkış-1) terslenmiş ve yükseltilmiş olarak elde ederiz. Ç2 ucunda (çıkış-2) isc. aynı sinyal evresi değişmemiş ve yükseltilmiş olarak elde edilir. Dikkat edilecek nokta 2 nolu girişin (G2) sıfırlanmış olması, 2 nolu cıkıstan (Ç2) sinyal almamızı önlemez.

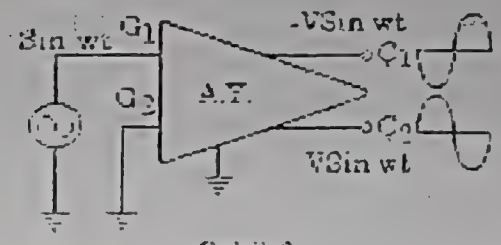
Aynı şekilde G1 girişi topraklanarak G2 girişine bir sinyal uygulandığında Ç1 çıkışından giriş sinyali ile aynı evrede ve yükseltilmiş bir sinyal elde edilecektir. Ayrımsal yükseltec devrelerinin tam simetrik yapılan nedeni ile de, bir girişle elde edilen çıkış sinyalleri ikinci girişle elde edilen çıkış sinyalleri ile aynı genlikte olacaktır.

II-2. İKİ GİRİŞLİ ÇALIŞMA

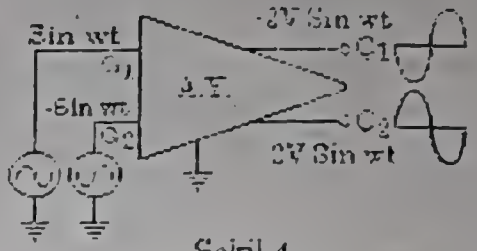
Girişlere aynı genlikte ve aralarında 180° evre farkı bulunan iki sinyal verildiğinde çıkış uçlarındaki sinyalleri inceliyelim (Şekil-4).G1 ucuna verilecek Sin wt sinyali,

240V

Ç1 çıkışında -V Sin wt sinyali oluşturur. Burada kazanç V dir ve (-) işareti evre kaymasından dolayı gelmiştir. G2 ucuna verilecek sinyal G1 deki nden 180° kaymış olduğundan, bu sinyal Sin wt olur. Bu sinyalin Ç1 çıkışında yaratacağı sinyal de -V Sin wt olacaktır.



Şekil-3



Şekil-4

G1 girişine 1 Sin wt G2 girişine -1 Sin wt sinyalleri verildiğinde, çıkışta bu iki sinyalin toplamı yükseltilmiş olarak elde edilir. Böylece Ç1 de -2V Sin wt ve Ç2 de 2V sin wt olur. Giriş sinyalleri aynı genlikte ve aynı evrede olduğunda ise, çıkış sinyalinin sıfır volt olacağı yukarıdakine benzer bir inceleme ile görülebilir.

Bu sonuçlar, devreye DC yükselteci açısından ve çıkış sinyallerinin giriş sinyalleri farkı ($V_{G1}-V_{G2}$) ile orantılı olduğu düşünülerek anlaşılabilir.

II-3 . BENZER SİNYALLERİN SÜZÜLMESİ

Ayrımsal yükseltecin AC incelenmesinde, giriş sinyalleri aynı evrede ise çıkışta sinyal görülmediğini, ters evrede ise yükseltildiğini görmüştük. İletişim (haberleşme) tekniğinde sinyal iki telde gelir ve devreyi tamamlayan bu iki telde AC sinyaller birbirinin ters evredeidirler. Buna karşın telin elektromagnetik dalgalardan alacağı çok çok sinyalde bilgi sinyaline eklenir ve bu sinyali doğrudan aldığımızda çok gürültülü sinyal oluştuğunu görürüz. Gürültü sinyalleri her iki teli de aynı şekilde etkileyeceğinde, her iki telde aynı evrede olurlar. Bu iki sinyal çıkışı, bir ayrımsal yükseltecin girişlerine bağlandığında aynı evredeki gürültü sinyalleri süzülür ve bilgi sinyali yükseltilir.

Ayrımsal yükseltecin kalitesini gösterecek ölçü de yükseltecin bu gürültüleri nedensiz atabildiği ve gerçek bilgiyi nedenli yükselttiğini gösteren bir ölçü olmalıdır. "Aynı evredekileri atma oranı" (Common Mode Rejection Ratio = CMRR) tanımı aşağıdaki gibi yapılır.

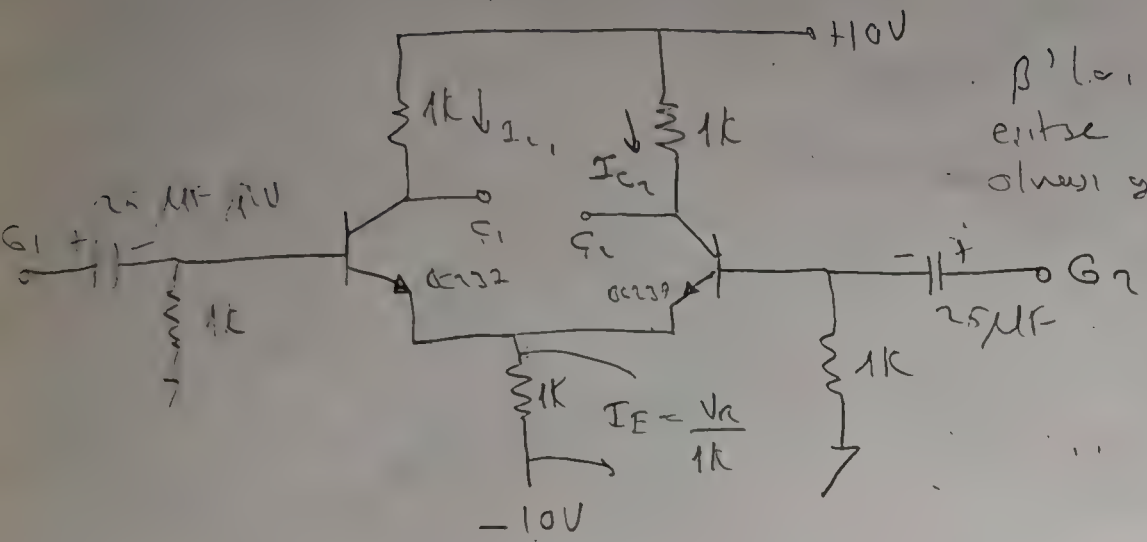
A_d : Girişlerde birbirinin ters evrede iki sinyal varken kazanç.

A_c : Girişlerde birbirinin aynı evrede iki sinyal varken kazanç olmak üzere

$$CMRR = \frac{A_d}{A_c}$$

CMRR=Ad/Ac

Mode Rejection Ratio: CMRR



β'ları ve Rc'leri eşitse ile aklarını aynı olması gerekir.

Sıf $V_{C1} = ?$

$V_{C2} = ?$

Sıf $I_C = ?$

$I_{C2} = ?$

$I_E = ? = I_{C1} + I_{C2}$ olmalı

$V_{C1} = 4.8\ V.$

$V_{C2} = 5.4V.$

$I_{C1} = 5mA.$

$I_{C2} = 4.3mA.$

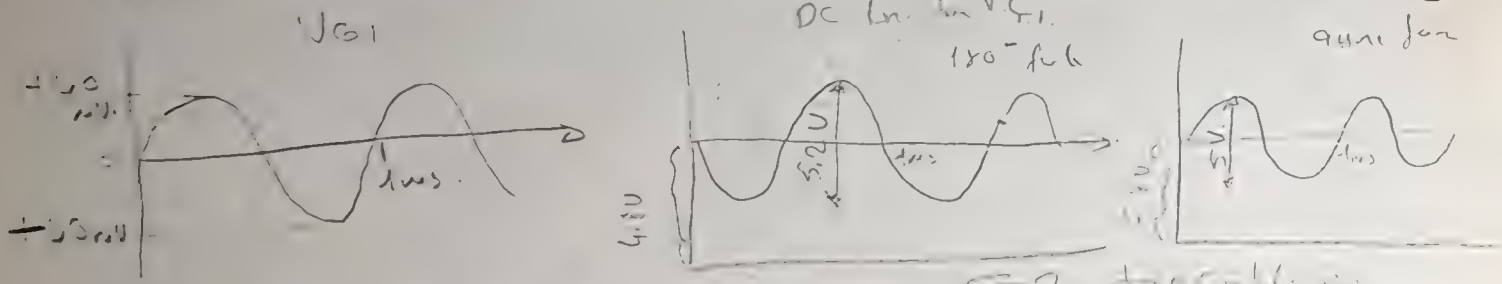
$I_E = \frac{-10-(-0.68)}{1k} = 9.32mA.$

---

1 kHz de G_1'e 80mV sinyal ver.

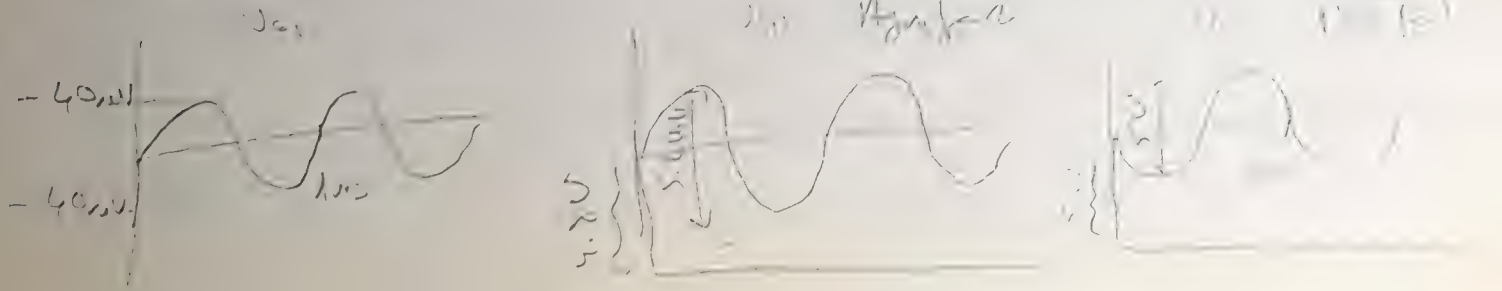
DC kısmı V_{C1} 180° fark

DC kısmı V_{C2} aynı faz



G_2 toprakla

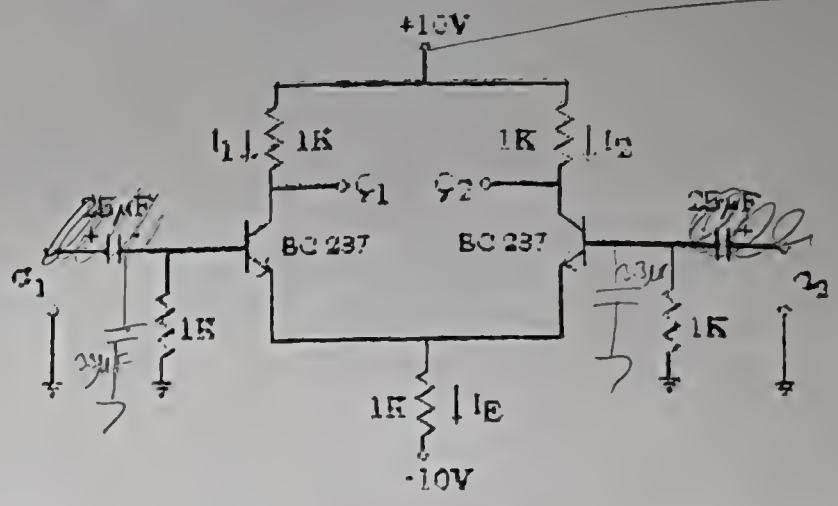
1 kHz de G_1'e ver 100mV



CMRR katsayısının büyük mü, yoksa küçük mü olması istenir. Neden? İdeal CMRR değeri nedir? Devrenin ideal olmamasının en önemli nedeni nedir?

III- DENEY

1- Aşağıdaki ayrımsal yükseltec devresini kurunuz.



2- G1 ve G2 girişlerini topraklayarak Ç1 ve Ç2 çıkışlarındaki DC gerilimleri osiloskopla ölçünüz. Bu iki gerilim farklı ise nedenlerini açıklayınız. I_E akımını avometre ile ölçünüz. I_1 ve I_2 akımlarını ölçtüğünüz gerilim değerlerinden hesaplayarak $I_1+I_2=I_E$ olduğunu gösteriniz. Bu işlem için girişleri neden topraklıdığınızı açıklayınız.

3- Ayrımsal yükseltecin G2 girişini topraklayarak G1 girişinden 1 KHz sıklığında 70 mV (t-t) gerilim veriniz. Ç1 ve Ç2 çıkışlarını osiloskop ile gözleyiniz. Kazancı ve evre kaymasını inceleyiniz.

4- Aynı işlemi, G1 ucunu topraklayarak ve G2 ucundan sinyal vererek tekrarlayınız.

5- G1 ve G2 girişlerine aynı evrede eşit genlikte iki sinyal uygulayıp çıkışları osiloskopta gözleyiniz. Giriş ve çıkış sinyallerini ölçerek kazancı bulunuz.

6- G1 ve G2 girişlerine ters evrede ve eşit genlikte iki sinyal uygulayıp çıkışları osiloskopta gözleyiniz. Giriş ve çıkış sinyallerini ölçerek kazancı bulunuz.

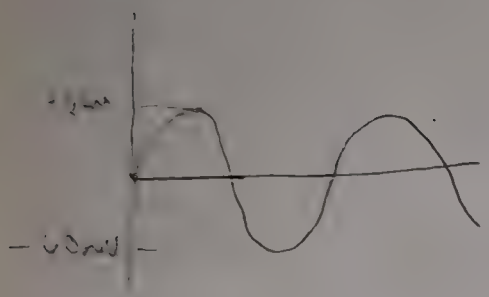
7- Yükseltecin CMRR oranını hesaplayınız. Yorumlayınız.

1.880.000
800000
1,080,000 TL kar.

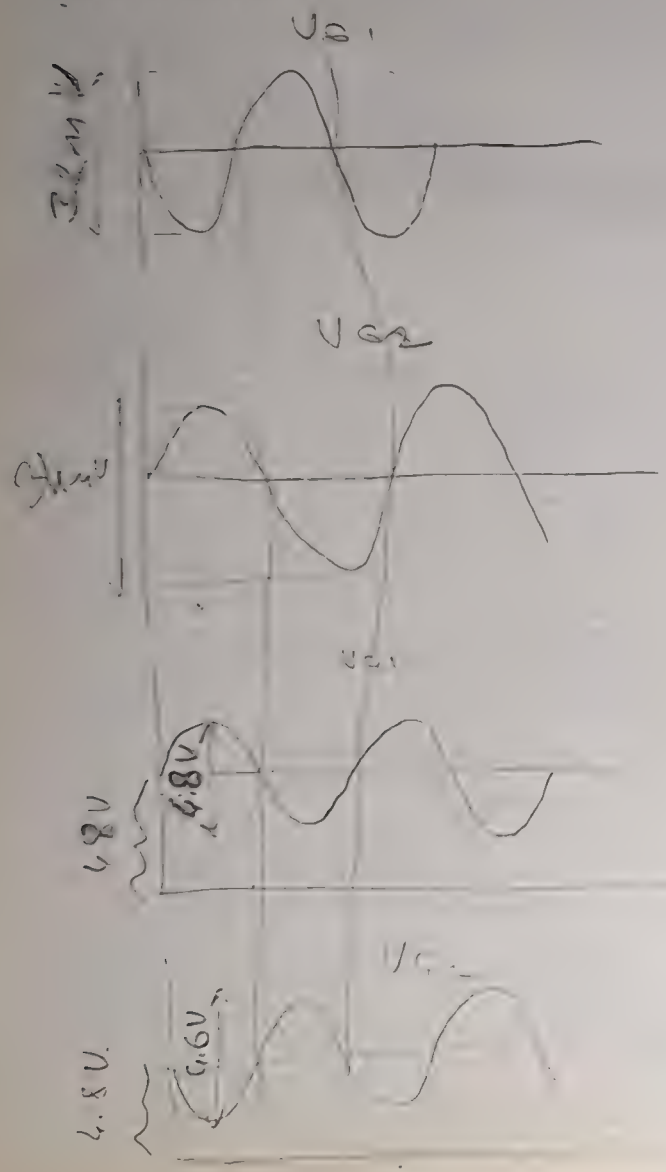
G_1 ve G_2'yi birleştir ve tek sinyal ver. Sıfırı yöneceye çalış.

$V_{G1} = 42\,mV$

$V_{G2} = 22\,mV$



G_1 ve G_2'ye 180° faz farklı olan sinyal ver. 2 kat yükseltilir.



V_{g1}'i çıkardığımızda yarı yarıya düşer. (V_{G1}'de) 2.4V.

LAH

Fizik Mühendisliği Bölümü
Fiz 321 Elektronik Lab.

DENEY-7

İŞLEMSEL YÜKSELTEÇLER
(Operational Amplifier)

1. AMAÇ : İşlemsel yükselteç özelliklerinin incelenmesi ve çeşitli devrelerde kullanılması

2. GENEL BİLGİ:

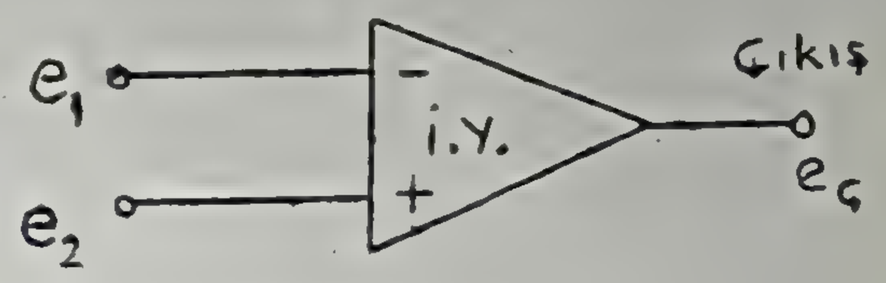
2.1- İşlemsel Yükselteç Özellikleri:

İşlemsel yükselteçler, fark yükselteci türünde giriş özelliği olan, kazançları çok yüksek devrelerdir. İki giriş ve bir de çıkış ucu bulunur. Simgesel gösterimi Şekil-1 de verilmektedir. Giriş çıkış özelliği

$$e_ç = K(e_2 - e_1)$$

olarak bilinir. İç yapısı ise, ayrımsal bir yükseltecin çıkışlarından birinin daha sonra yükseltilerek toplam devrenin çıkışını oluşturduğu düşünülerek anlaşılabilir. İşlemsel yükselteçlerde kazanç (K) çok yüksektir (100 000 yada daha büyük). Girişlerden biri topraklanıp diğerinden sinyal verildiğinde, çıkışta bu sinyal K kere büyümüş olarak görülür.

Sinyal (-) girişten (eviren girişten) verilirse çıkış girişle 180° farklı evrede olacaktır. İşlemsel yükselteçlerin çok önemli bir özelliğide çok yüksek giriş empedansı ve çok düşük çıkış empedansı olmasıdır.

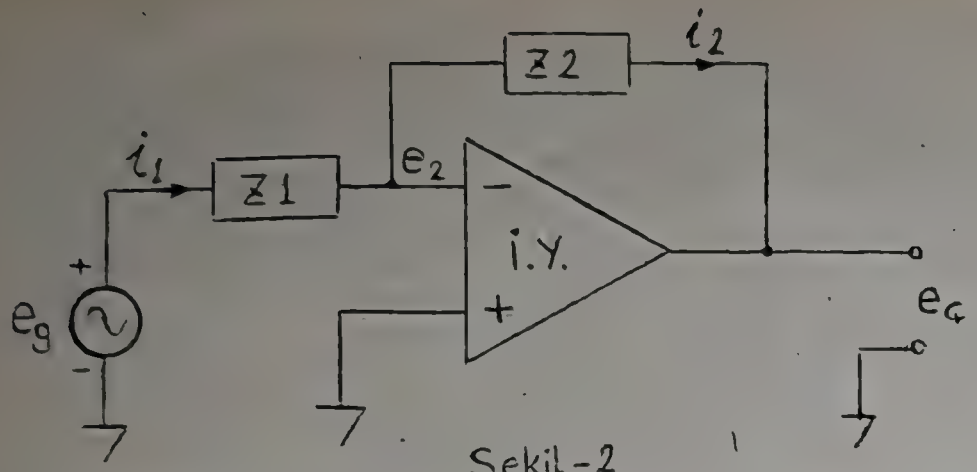


Şekil -1

2.2- Geri Besleme

Bir devrede çıkışın girişi belirli bir biçimde etkilenmesine gere besleme denir. Çıkışın girişe belirli bir işlev ile bağımlı olduğu yükselteç devrelerinde, buna ek olarak çıkış ucu ile giriş ucu dışarıdan bir öğe ile bağlanırsa geri besleme sağlanmış olur.

İşlemsel yükselteçlerde çıkış ile (+) giriş arasında geri besleme yapılamaz. Böyle bir durum işlemsel yükselteci doyuma ya da salınıma geçirir. Çıkış ile eksi giriş arasında geri besleme yapılırsa çok kullanışlı bazı özellikler elde edilir. Şekil-2 de eksi geri besleme uygulanmış bir devre görülmektedir.



Şekil-2

(-) giriş ucunun toprağa göre gerilim e_2 olsun

$$i_1 = \frac{e_g - e_2}{Z_1} \qquad i_2 = \frac{e_2 - e_ç}{Z_2} \qquad e_ç = -Ke_2$$

Ayrıca, i.Y. giriş empedansı çok yüksek olduğundan,

$$i_1 = i_2 \text{ olur ve } \quad e_2 = -\frac{e_ç}{K}$$

yazılabilir.

Yukarıdaki i_1 ve i_2 bağıntılarını eşitler ve e_2 değerini de kullanırsak

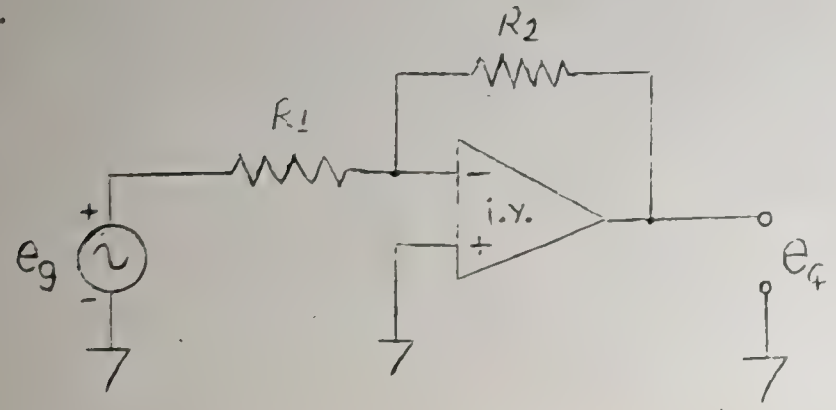
$$\frac{e_ç}{e_g} = K = -\frac{Z_2}{Z_1}$$

bulunur. Kazanç:

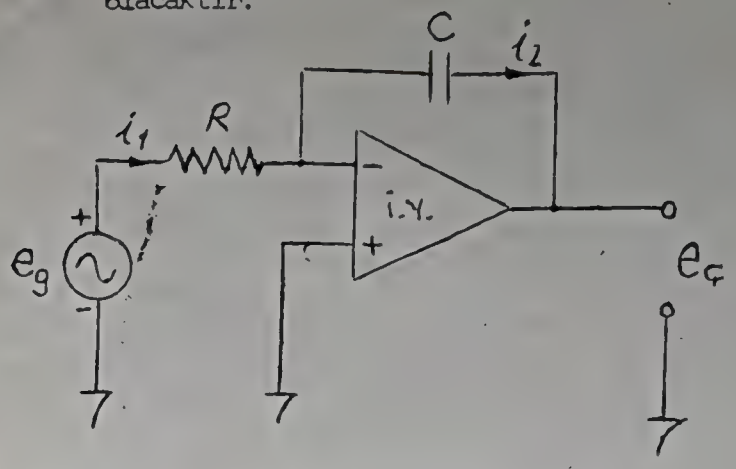
a) Şekil-2'deki gösterimde Z_1 ve Z_2 dirençlerden oluşmuşsa devre yükselteç olarak çalışır ve gerilim kazancı,

$$K = \frac{R_2}{R_1}$$

olur.



b) Z_1 direnç, Z_2 sığaç olarak alınırsa, bu devre bir integral alıcı olacaktır.



Şekil-3 İntegral alıcı devre

$$I_1 = \frac{e_g}{R}$$

$$I_2 = - C \frac{de_ç}{dt}$$

$$I_1 = I_2$$

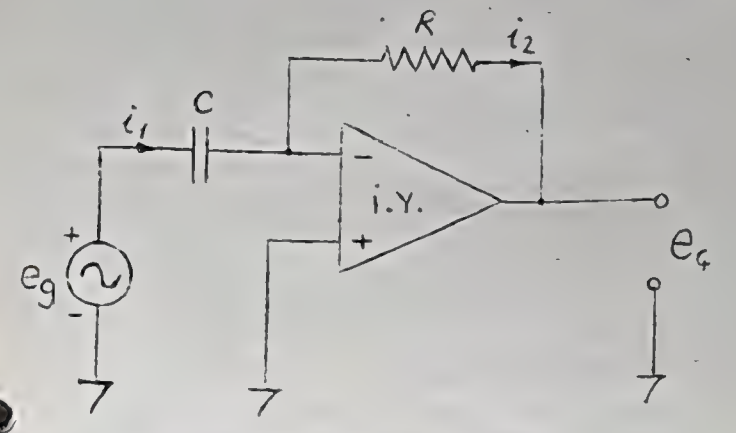
$$\frac{e_g}{R} = -C \frac{de_ç}{dt}$$

integral alınırsa;

$$e_ç = - \frac{1}{RC} \int_0^T e_g \, dt$$

bulunur.

c) Z_2 direnç, Z_1 sığaç olarak alınırsa bu devre bir türev alıcı olmaktadır.



Şekil-4 Türev alıcı devre

$$I_1 = C \frac{de_g}{dt}$$

$$I_2 = - \frac{e_ç}{R}$$

$I_1 = I_2$ olduğundan

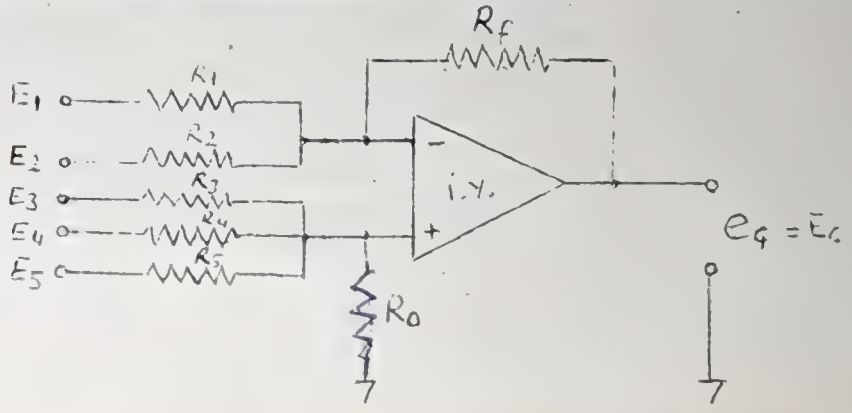
$$C = \frac{de_g}{dt} = - \frac{e_ç}{R}$$

$$e_ç = - RC \frac{de_g}{dt}$$

bulunur.

Toplama ve Çıkarma Devresi:

Şekil-5 de işlemsel yükselteç kullanılarak gerilim toplama ve çıkarma işlemi yapan bir devre görülmektedir.



Şekil-5 Toplama çıkarma devresi

$$E_c = \alpha 3.\ E_3 + \alpha\ 4.\ E_4 + \alpha 5.\ E_5 - \alpha_1\ E_1 - \alpha_2 . E_2$$

işleveni sağlamak mümkündür. Gerilimlerin ağırlık katsayılarını veren sayıları:

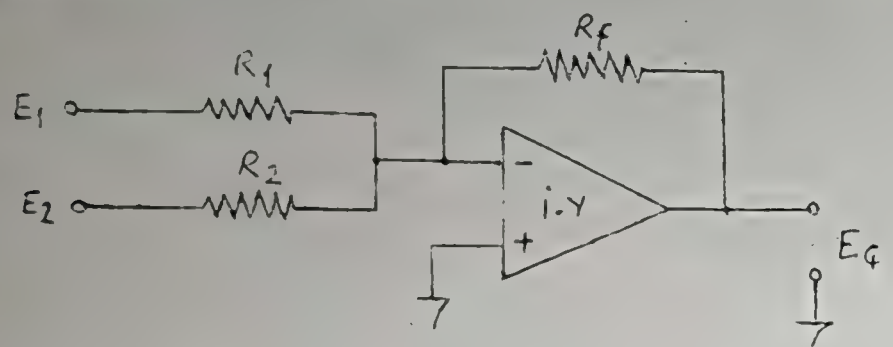
$$\alpha_1 = \frac{R_f}{R_1}\ ; \quad \alpha_2 = \frac{R_f}{R_2}; \quad \alpha_3 = \frac{R_f}{R_3}; \quad \alpha_4 = \frac{R_f}{R_4}\ ; \quad \alpha_5 = \frac{R_f}{R_5}$$

Burada

$$\alpha = \frac{(R_3 // R_4 // R_5 // R_o)}{(R_1 // R_2 // R_f)}$$

değeri olup birimsizdir.

Her iki giriften görülen thevenin dirençleri eşit alınırsa $\alpha = 1$ olur ve tasarım çok basitlesir. Sadece toplama yapan devre ise, işlemsel yükseltecin tek girişine bağlanan giriş uçları ile elde edilir.



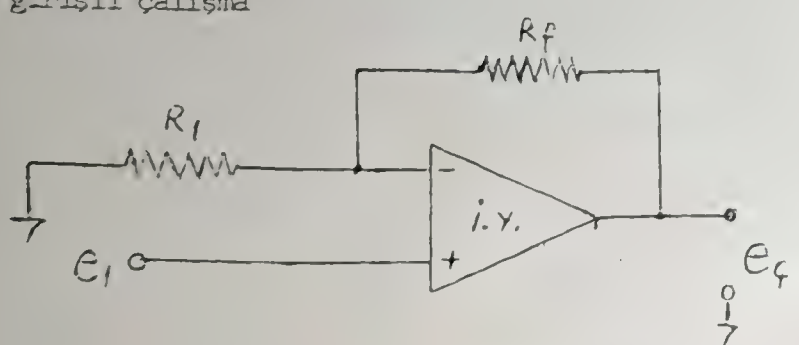
Şekil-6 Toplama devresi

Şekil-6'daki devrede

$$E_c = -\ \frac{R_F}{R_1} \cdot E_1 - \frac{R_F}{R_2} \cdot E_2$$

olduğu görülebilir.

2.4. Artı girişli çalışma

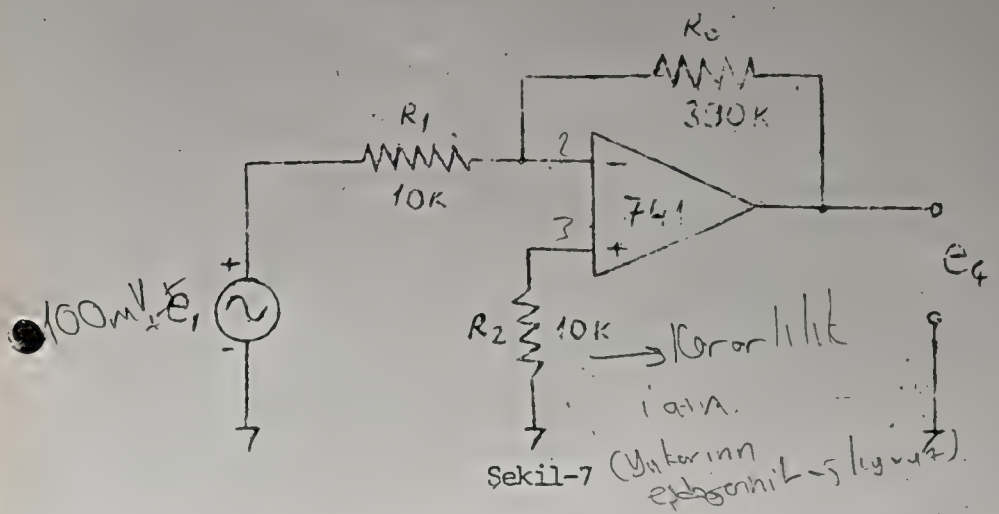


Bu devrenin kazancı $K = \frac{e_c}{e_1} = 1 + \frac{R_f}{R_1}$ dir.

3. DENEY

1- Yükselteç :

a) Şekil-7 de verilen devreyi kurunuz. e_1 sinyalinin genliğini 100 mV olarak alınız. Devre kazancını kuramsal ve deneysel olarak hesaplayınız.



Şekil-7

b) Giriş ve çıkış arasındaki faz farkını ölçünüz, çiziniz.

c) Frekansı 5HZ-2MHZ arasında istenen değerlerde değiştirerek frekans-kazanç grafiğini çiziniz. Sonra aynı işlemi R_o = 100 K için tekrarlayınız. İki kazancın bant genişliklerini ölçünüz. Bu değerlerin anlamını açıklamaya çalışınız.

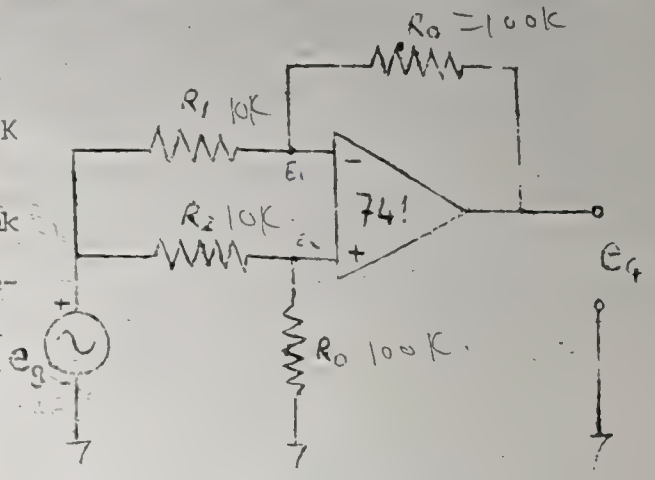
2- Ayrımsal yükselteç özelliği:

Şekil-8a'da verilen devreyi kurunuz.

$R_1 = R_2 = R$ R_1= 10K; R_2= 10K; R_o= 100K

$E_ç = \frac{R_o}{R}(E_2 - E_1)$ olduğunu hesaplayarak gösteriniz. İki girişe de sinyal generatöründen 1 KHz, eşit genlikli sinyal veriniz. Çıkış gerilimini okuyunuz.

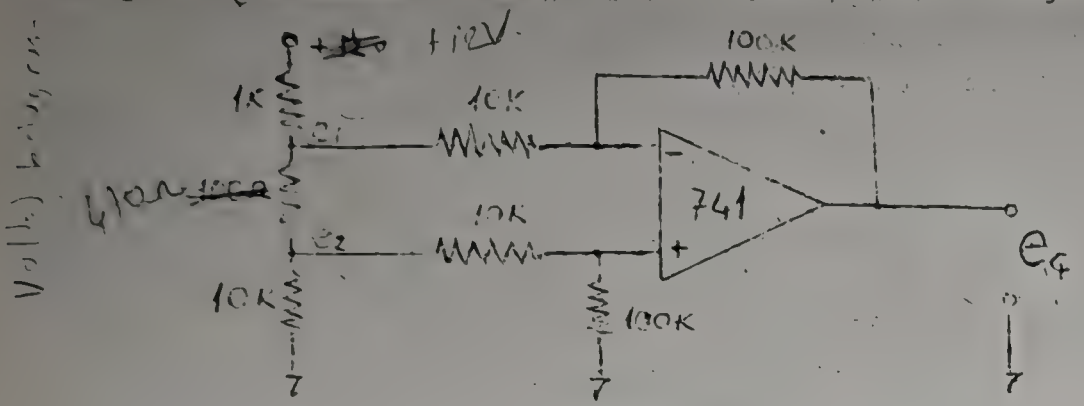
e_g = 1 volt(t-t) f = 1 kHz



Şekil - 8a

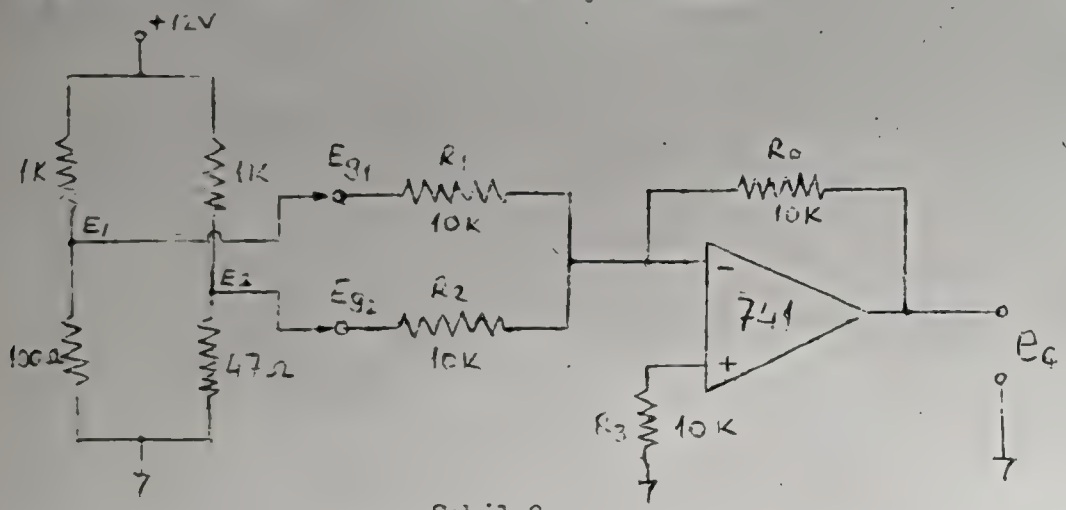
Şekil-8b'deki devreyi kurunuz.

e_1, e_2 ve $e_ç$ gerilimlerini osiloskoptan okuyunuz, sonucu açıklayınız.



Şekil-8b.

3- Toplayıcı: Şekil-9 da verilen devreyi kurunuz.



Şekil-9

a) Eg_1 giriş ucunu E_1 çıkışına bağlayınız. E_1 ve $E_ç$ gerilimlerini okuyunuz.

b) Eg_2 giriş ucunu E_2 çıkışına bağlayınız ve Eg_1 girişini açınız. E_2 ve $E_ç$ gerilimlerini okuyunuz

c) Eg_1 ve Eg_2 girişlerini E_1 ve E_2 çıkışlarına bağlayınız. E_1, E_2 ve $E_ç$ gerilimlerini okuyunuz ve sonucu açıklayınız.

$$E_ç = - \frac{R_o}{R} (E_1 + E_2)$$

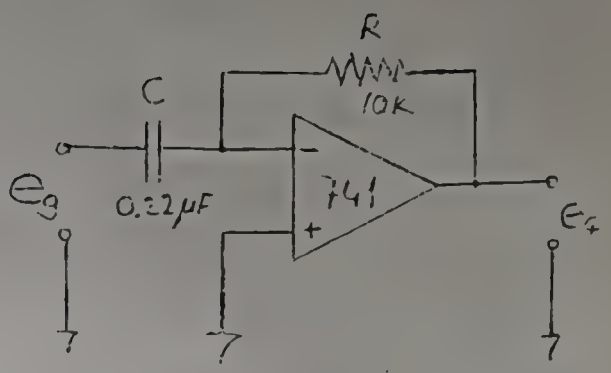
olduğunu hesaplayınız ve deney sonucuyla karşılaştırınız.

TÜREV ALICI:

Verilen deneyi kurunuz.

a) Girişe 200 Hz de 1 V (t-t) üçgen ve sinüs dalga sinyali vererek giriş çıkışı gözleyiniz, çiziniz.

b) Girişe 200 Hz de 100 mV'luk kare dalga sinyali vererek giriş ve çıkışı gözleyiniz, çiziniz.

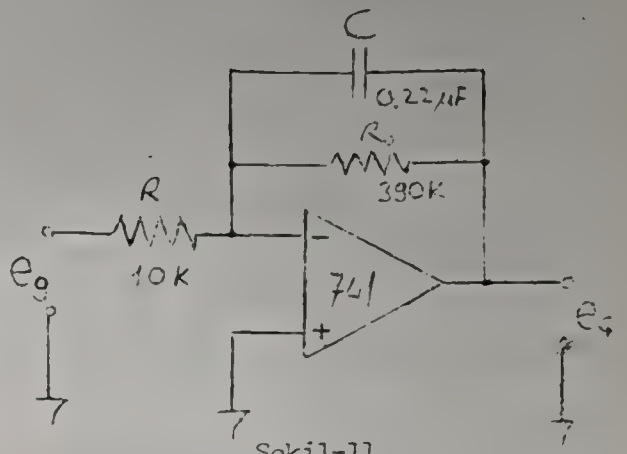


Şekil-10

5- İNTEGRAL ALICI:

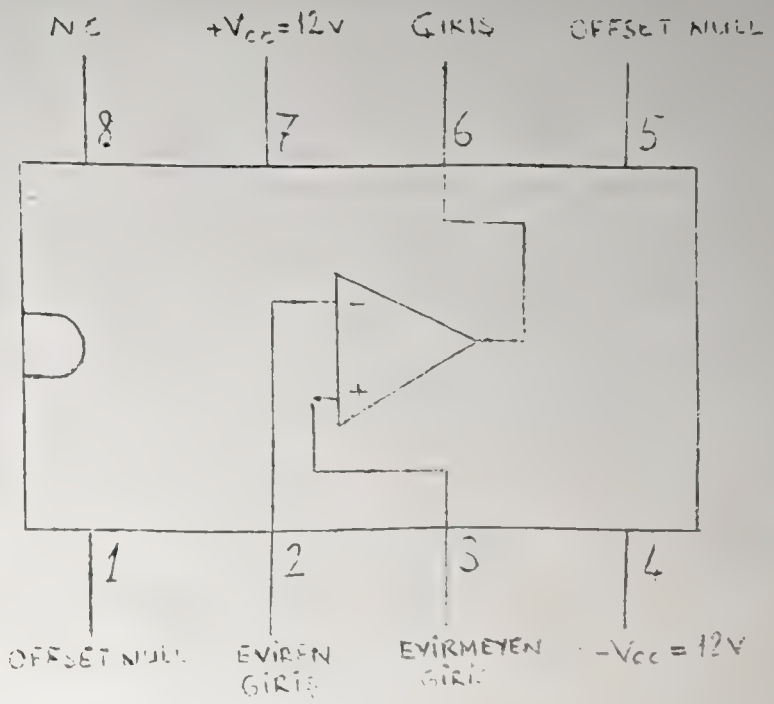
Verilen devreyi kurunuz.

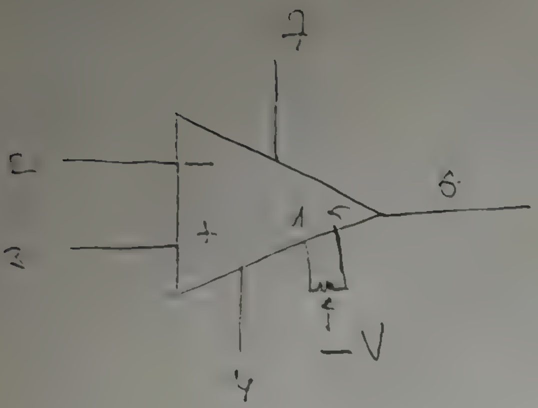
a) Girişe 200 Hz de 1 V (t-t) kare, sinüs ve üçgen dalga sinyali vererek giriş ve çıkışı gözleyiniz, çiziniz.

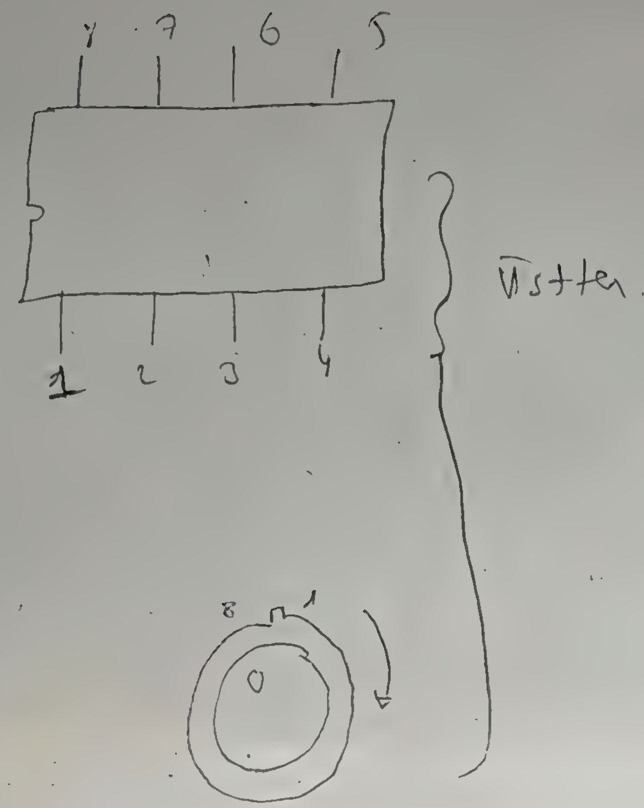


Şekil-11

LM 741'in BAĞLANTI ŞEMASI







1: offset null

[illegible] iken çıkış = 0
[illegible] yardımcı olurlar.

[illegible] DC'yi yükseltiyor.

7. [illegible] ayak +Vcc
4. " " -Vcc
741 OPAMP'larda

[illegible]

7 41 [illegible]

C.A.H

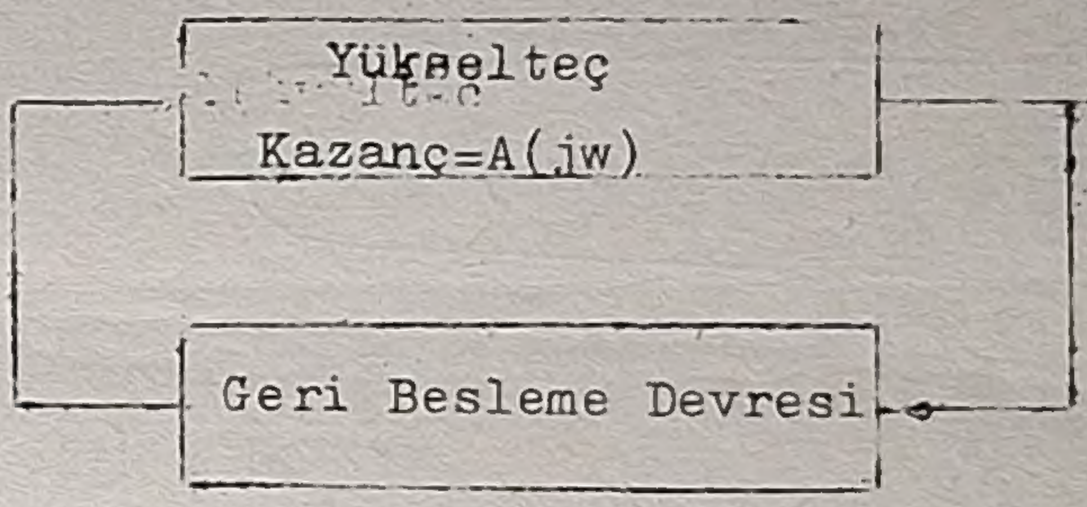
H.Ü.
FİZİK MÜHENDİSLİĞİ BÖLÜMÜ
FİZ 321 ELEKTRONİK LAB. II

DENEY:8

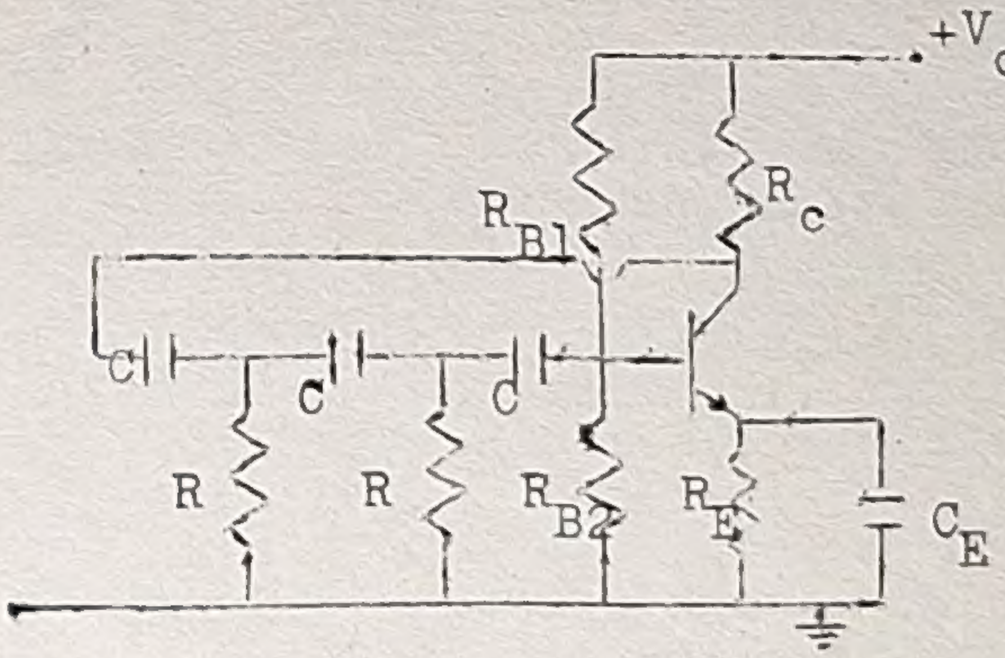
RC SALINGACI
(Evre kaymalı salıngaç)

I. AMAÇ: Bir taransistörlü yükselteç, ve bir işlemsel yükselteç kullanarak evre kaymalısalıngaç devresi kurmak ve özelliklerini incelemek.

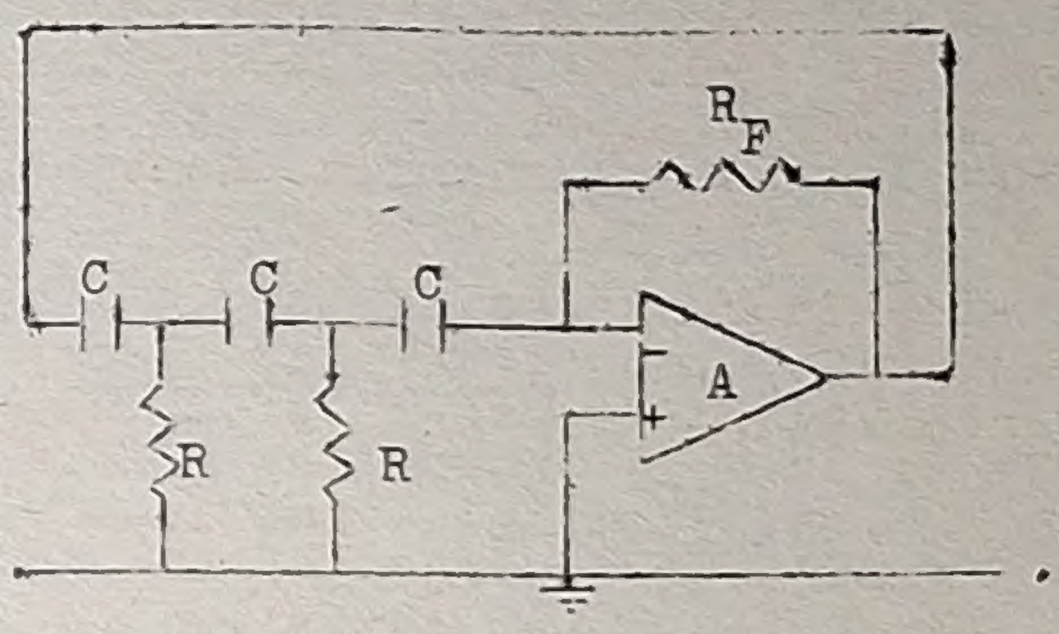
II. GENEL BİLGİ: Salıngaçlar, belirli bir sıklıkta sinüssel dalga üreten devrelerdir. Salıngaç devreleri, artı geri besleme yapılmış yükselteç yapısındadırlar. Belirli bir sıklıkta, geri besleme sinyali ile giriş sinyali aynı evrede olur ve o sıklıkta halka kazancı 1 den büyük olursa salınım başlar. Şekil.1'de salıngaç devresinin blok çizelgesi, şekil.2'de transistörlü RC salıngaç devresi, Şekil-3 de işlemsel yükselteçli RC salıngaç devresi görülmektedir.



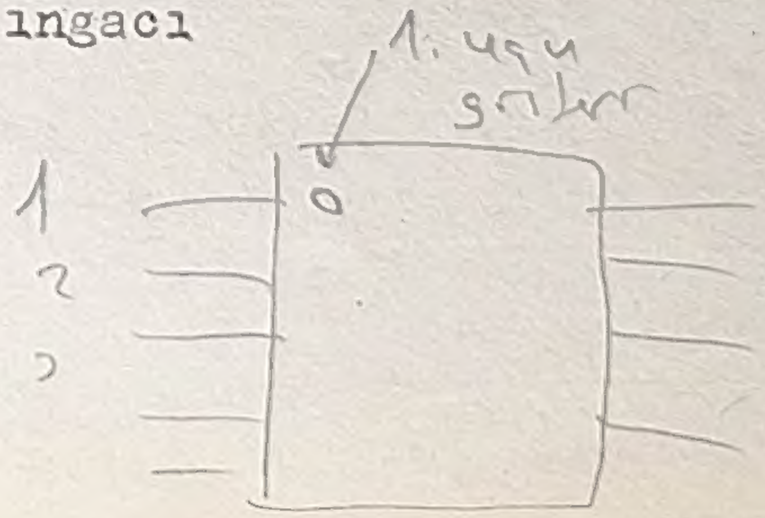
Şekil-1. Salıngaç devresinin genel blok çizelgesi



Şekil-2. Transistörlü RC salıngacı



Şekil-3. İşlemsel yükselteçli RC salıngacı



II.1- Transistörlü salıngaç devresi Bu devrede halka akım kazancı ($h_{ie} > R$ alınırsa):

$$G_L = \frac{-\beta}{1-5/(wRC)^2 + j[1/(wRC)^3 - 6/(wRC)]}$$

olarak elde edilebilir. Toplam evre kaymasının sıfır derece olması gerektiğinden, yukarıdaki işlevin sanal kısmının sıfıra eşit olduğu sıklık

$$1/(w_oRC)^3 - 6/(w_oRC) = 0 \qquad w_o = \frac{1}{\sqrt{6}RC}$$

veya

$$f_o = \frac{1}{2\pi \cdot \sqrt{6} \cdot RC}$$

olarak bulunur. Bu sıklıkta halka kazancı

$$G_L(w_o) = \frac{-\beta}{1-5/(w_oRC)^2} = \frac{-\beta}{1-30} = \frac{\beta}{29}$$

olarak bulunur. Yani, salınım olabilmesi için $\beta \geq 29$ koşulu sağlanmalıdır.

II.2- İşlemsel Yükselteçli RC salıngacı

Bu devrede halka akım kazancı

$$G_L = \frac{(jw)^3 R_F R^2 C^3}{1+4jwRC+3(jw)^2R^2C^2}$$

veya

$$G_L = \frac{w^3 R_F R^2 C^3}{4wRC + j(3w^2R^2C^2 - 1)}$$

olarak elde edilir. Sanal kısmın sıfıra eşitlenmesiyle, toplam evre kaymasının sıfır olduğu sıklık (w_o) bulunur.

$$w_o = \frac{1}{\sqrt{3}RC} \qquad f_o = \frac{1}{2\pi\sqrt{3}RC}$$

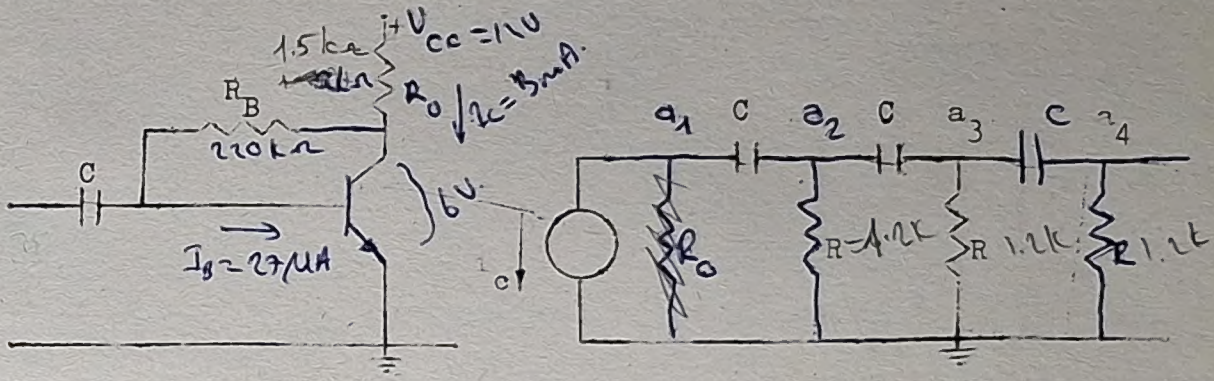
bu sıklıkta halka kazancı:

$$G_L=(w_o)=-\frac{R_F}{12R}$$

bulunur. Halka kazanç 1'den büyük olmalıdır. Bu $R_F \gg 12R$ sağlanmasını gerektirir.

III. DENEY :

1- Şekil-4'de verilen geri beslemeli yükselteç devresinde $V_{CC}=12V$, $I_C=3mA$, $V_{CE}=6V$ çalışma noktasını sağlamak için R_C ve R_B dirençlerini saptayınız ($\beta_p=110$ alınız) $V_o=0.6$ V



Şekil-4. Geri beslemeli basit yükselteç devresi.

Şekil-5. RC salıngaçında geri besleme+frekans seçici devresi.

Şekil-4'deki devreyi hesapladığınız R_C ve R_B dirençlerini kullanarak kurunuz. Devredeki I_B ile akımlarını ve V_{CE} gerilimini okuyunuz. Ölçtüğünüz değerleri devreyi tasarımlarken kullandığınız (bulduğunuz) değerlerle karşılaştırınız. R_B direnci üzerindeki gerilim düşmesi ile V_{CE} gerilimi arasındaki fark ne kadardır?

Giriş 1 kHz sıklığında 50 mV(t-t) sinüssel sinyal vererek giriş ve çıkış gözleyiniz. Çıkış sinyalini, osiloskobun -y-girişinin DC ve AC konumlarında gözleyiniz. İki sinyali karşılaştırın, her iki konumda gözlenen çıkış sinyallerini milimetrik kağıt üzerine ölçekli olarak çiziniz.

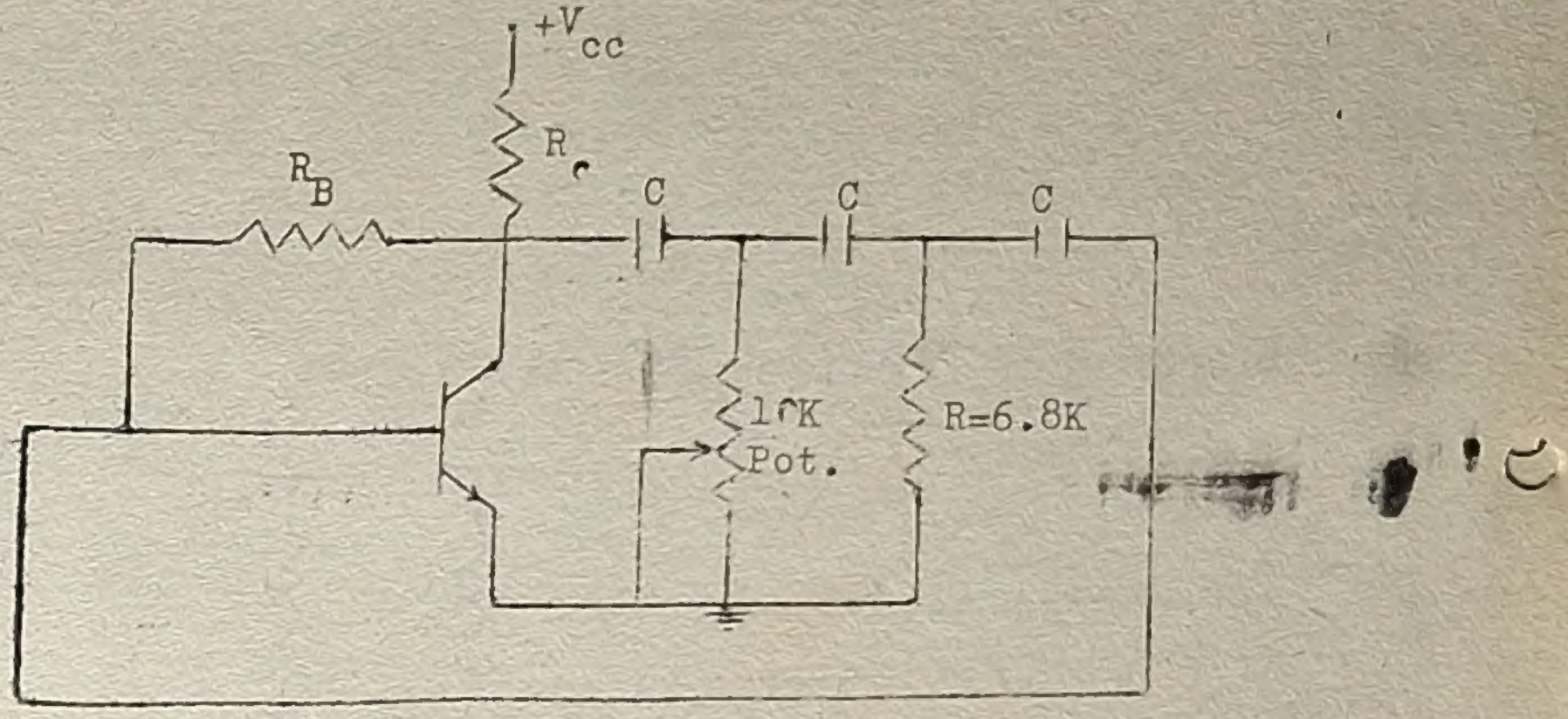
2- Şekil-5'deki devreye bir sinüssel sinyal jeneratörü bağlıyarak giriş ve çıkış gerilimini gözleyiniz($R=h_ie=6.3K$, $R_o=1K$, $C=0.01\mu F$).

$$f_o=\frac{1}{2\pi C(6R^2+4RR_o)^{1/2}}$$

sıklığındaki bir sinüs sinyali için a_2, a_3, a_4 noktalarındaki gerilimlerin evrelerini, giriş (a_1 noktasındaki) gerilimin

evresi ile karşılaştırınız.

3- Şekil-6'daki devreyi kurunuz. Potansiyometreyi 6.8 K'ya ayarlayarak salınım sıklığını ölçünüz. Potansiyometreyi ayarlayarak hangi değerler arasında salınımın devam ettiğini araştırınız, bu direnç değerlerini ve salınım sıklık alanını belirtiniz. Sonuçları tartışınız.



Şekil-6. Transistörlü RC salıngacı

4- Şekil-3'deki salıngaç devresinde 500 Hz'lik sinyal üretmek için C=1.5 nF olduğuna göre R ve R_F dirençleri ne olmalıdır? Hesapladığınız bu değerlerle devreyi kurunuz. Sinyalin sıklığını ve genliğini ölçünüz. İstenen sıklığa uyup uymadığını görünüz. R_F direnci yerine bir değişken direnç bağlıyarak ve bu direnci değiştirerek salınım sıklığının ve genliğinin nasıl değiştiğini inceleyiniz. Sonuçları açıklayınız.

NOT: Yanınızda milimetrik grafik kağıdı bulundurunuz.